

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-227871

(P2000-227871A)

(43) 公開日 平成12年8月15日 (2000.8.15)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)	
G 0 6 F 12/00	5 4 2	G 0 6 F 12/00	5 4 2 D	5 B 0 2 5
3/08		3/08	H	5 B 0 6 0
12/02	5 1 0	12/02	6 1 0 A	5 B 0 6 5
	5 7 0		5 7 0 A	5 B 0 8 2
G 1 1 C 16/02		G 1 1 C 17/00	6 0 1 E	
審査請求 未請求 請求項の数 7 O L (全 15 頁)				

(21) 出願番号 特願平11-28673

(22) 出願日 平成11年2月5日 (1999.2.5)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 近藤 嘉政

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 木村 恒範

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

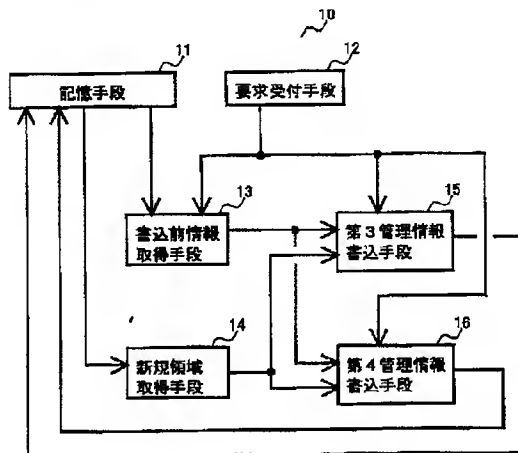
最終頁に続く

(54) 【発明の名称】 不揮発性記憶装置、その制御方法、および、情報記録媒体

(57) 【要約】

【課題】 不揮発性記憶装置、その制御方法、および、情報記録媒体を提供する。

【解決手段】 データとその管理情報とを記憶する記憶手段と、データを論理アドレスが示す場所に書き込む旨の要求を受け付ける要求受付手段と、論理アドレスに対応する物理アドレスを管理情報により取得し、その場所が使用済みである場合、これを管理する第1管理情報と使用済みでない場所を管理する第2管理情報とを取得する書込前情報取得手段と、記憶手段から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得する新規領域取得手段と、第1管理情報中の第1物理アドレスを第2物理アドレスに置き換え、第4管理情報を記憶する領域と対応付けた管理情報を、第3管理情報として記憶する第3管理情報記憶手段と、第2管理情報中の第2物理アドレスを第1物理アドレスに置き換え、これを新規領域取得手段により取得された第4管理情報として記憶する第4管理情報記憶手段を備えるように構成する。



【特許請求の範囲】

【請求項 1】以下の手段を備えることを特徴とする不揮発性記憶装置。

(a) データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶する記憶手段と、

(b) データを任意の論理アドレスが示す場所へ書き込む旨の要求を受け付ける要求受付手段と、

(c) 前記要求受付手段により受け付けられた論理アドレスに対応する物理アドレスを前記記憶手段に記憶された管理情報により取得し、当該第 1 物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第 1 管理情報と、使用済みでない場所の第 2 物理アドレスを管理する管理情報を記憶する第 2 管理情報と、を取得する書込前情報取得手段と、

(d) 前記記憶手段から使用済みでない領域を第 3 管理情報および第 4 管理情報を記憶する領域として取得する新規領域取得手段と、

(e) 前記書込前情報取得手段により取得された第 1 管理情報に含まれる第 1 物理アドレスを第 2 物理アドレスに置き替え、前記新規領域取得手段により取得された第 4 管理情報を記憶する領域と対応付けた管理情報を、前記新規領域取得手段により取得された第 3 管理情報を記憶する領域に記憶する第 3 管理情報記憶手段と、

(f) 前記書込前情報取得手段により取得された第 2 管理情報に含まれる第 2 物理アドレスを第 1 物理アドレスに置き替え、これを前記新規領域取得手段により取得された第 4 管理情報を記憶する領域に記憶する第 4 管理情報記憶手段。

【請求項 2】さらに、以下の手段を備えることを特徴とする請求項 1 記載の不揮発性記憶装置。

(g) 前記第 3 管理情報記憶手段により記憶された第 3 管理情報に対応付けられた第 4 管理情報を記憶する領域に、前記第 4 管理情報記憶手段により記憶されるべき第 4 管理情報が記憶されているか否かを判断する書込完了判断手段と、

(h) 前記書込完了判断手段により、第 4 管理情報が記憶されていないと判断した場合、前記記憶手段に記憶される第 1 管理情報と第 2 管理情報とに基づいて、第 2 管理情報に含まれる第 2 物理アドレスを第 1 物理アドレスに置き替え、前記第 3 管理情報記憶手段により記憶された第 3 管理情報に対応付けられた領域に、第 4 管理情報として記憶して修復する第 4 管理情報修復手段。

【請求項 3】前記記憶手段は、不揮発性記憶装置、もしくは、これと揮発性記憶装置との組合せにより構成されることを特徴とする請求項 1 または 2 記載の不揮発性記憶装置。

【請求項 4】以下のステップを備えることを特徴とし、データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶

する記憶手段を備える不揮発性記憶装置の制御方法。

(a) データを任意の論理アドレスが示す場所へ書き込む旨の要求を受け付ける要求受付ステップと、

(b) 前記要求受付ステップにおいて受け付けられた論理アドレスに対応する物理アドレスを前記記憶手段に記憶された管理情報により取得し、当該第 1 物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第 1 管理情報と、使用済みでない場所の第 2 物理アドレスを管理する管理情報を記憶する第 2 管理情報と、を取得する書込前情報取得ステップと、

(c) 前記記憶手段から使用済みでない領域を第 3 管理情報および第 4 管理情報を記憶する領域として取得する新規領域取得ステップと、

(d) 前記書込前情報取得ステップにおいて取得された第 1 管理情報に含まれる第 1 物理アドレスを第 2 物理アドレスに置き替え、前記新規領域取得ステップにおいて取得された第 4 管理情報を記憶する領域と対応付けた管理情報を、前記新規領域取得ステップにおいて取得された第 3 管理情報を記憶する領域に記憶する第 3 管理情報記憶ステップと、

(e) 前記書込前情報取得ステップにおいて取得された第 2 管理情報に含まれる第 2 物理アドレスを第 1 物理アドレスに置き替え、これを前記新規領域取得ステップにおいて取得された第 4 管理情報を記憶する領域に記憶する第 4 管理情報記憶ステップ。

【請求項 5】さらに、以下のステップを備えることを特徴とする請求項 4 記載の不揮発性記憶装置の制御方法。

(f) 前記第 3 管理情報記憶ステップにおいて記憶された第 3 管理情報に対応付けられた第 4 管理情報を記憶する領域に、前記第 4 管理情報記憶手段により記憶されるべき第 4 管理情報が記憶されているか否かを判断する書込完了判断ステップと、

(g) 前記書込完了判断ステップにおいて第 4 管理情報が記憶されていないと判断した場合、前記記憶手段に記憶される第 1 管理情報と第 2 管理情報とに基づいて、第 2 管理情報に含まれる第 2 物理アドレスを第 1 物理アドレスに置き替え、前記第 3 管理情報記憶手段により記憶された第 3 管理情報に対応付けられた領域に、第 4 管理情報として記憶して修復する第 4 管理情報修復ステップ。

【請求項 6】以下のステップを備えることを特徴とし、データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶する記憶手段を備える不揮発性記憶装置を制御するプログラムを記録した情報記録媒体。

(a) データを任意の論理アドレスが示す場所へ書き込む旨の要求を受け付ける要求受付ステップと、

(b) 前記要求受付ステップにおいて受け付けられた論理アドレスに対応する物理アドレスを前記記憶手段に記

憶された管理情報により取得し、当該第1物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第1管理情報と、使用済みでない場所の第2物理アドレスを管理する管理情報を記憶する第2管理情報と、を取得する書込前情報取得ステップと、

(c) 前記記憶手段から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得する新規領域取得ステップと、

(d) 前記書込前情報取得ステップにおいて取得された第1管理情報に含まれる第1物理アドレスを第2物理アドレスに置き替え、前記新規領域取得ステップにおいて取得された第4管理情報を記憶する領域と対応付けた管理情報を、前記新規領域取得ステップにおいて取得された第3管理情報を記憶する領域に記憶する第3管理情報記憶ステップと、

(e) 前記書込前情報取得ステップにおいて取得された第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、これを前記新規領域取得ステップにおいて取得された第4管理情報を記憶する領域に記憶する第4管理情報記憶ステップ。

【請求項7】さらに、以下のステップを備えることを特徴とする請求項5記載の不揮発性記憶装置を制御するプログラムを記録する情報記録媒体。

(f) 前記第3管理情報記憶ステップにおいて記憶された第3管理情報に対応付けられた第4管理情報を記憶する領域に、前記第4管理情報記憶手段により記憶されるべき第4管理情報が記憶されているか否かを判断する書込完了判断ステップと、

(g) 前記書込完了判断ステップにおいて第4管理情報が記憶されていないと判断した場合、前記記憶手段に記憶される第1管理情報と第2管理情報とに基づいて、第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、前記第3管理情報記憶手段により記憶された第3管理情報に対応付けられた領域に、第4管理情報として記憶して修復する第4管理情報修復ステップ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、不揮発性記憶装置、不揮発性記憶装置の制御方法、および、不揮発性記憶装置を実現する情報記録媒体に関し、特に、論理アドレスを物理アドレスに変換してデータを書き込むことができ、この作業が中断した場合に、データの管理情報を修復することができる不揮発性記憶装置、当該不揮発性記憶装置の制御方法、および、当該不揮発性記憶装置を制御するプログラムを記録した情報記録媒体に関する。

【0002】また、本発明は、ハードディスクやフロッピー（登録商標）ディスクと同様の指定方法によりデータの記憶場所を指定することができるATA（AT Attac

ment）カードやSSFDC（Solid State Floppy Disk Card Forum）カードなどのメモ리카ード、これらのカードの制御方法、および、これらのカードを制御するプログラムを記録した情報記録媒体に関する。

【0003】また、本発明は、フラッシュEEPROM（Electrically Erasable Programmable Read Only Memory；電氣的消去可能プログラム可能読み出し専用メモリ）、および、RAM（Random Access Memory；ランダムアクセスメモリ）を備え、データの読み出し、および、書き込みの要求の際に指定される論理アドレスをフラッシュEEPROM内の物理アドレスに変換するための変換テーブルをフラッシュEEPROM、および、RAMに分割して記憶し、フラッシュEEPROMに記憶された変換テーブルのデータに基づいてRAMに変換テーブルを構築する不揮発性記憶装置、当該不揮発性記憶装置の制御方法、および、当該不揮発性記憶装置を制御するプログラムを記録した情報記録媒体に関する。

【0004】

【従来の技術】不揮発性記憶装置として実現されるATAカードやSSFDCカードなどのメモ리카ードは、コンピュータの外部記憶装置として普及しつつあり、また、その規格の標準化が進められている。

【0005】特に、PC（Personal Computer）カード標準、もしくは、PCMCIA（Personal Computer Memory Card International Association）標準にしたがったメモ리카ードは、ホストコンピュータと接続した場合は外部記憶装置として動作し、ホストコンピュータとの接続を解除した場合は記憶したデータを保持したまま単独で移動や運搬が可能であり、ホストコンピュータの電源が投入されている場合であっても活線接続、および、活線接続解除が可能である。このような利点を有するため、ATAカードなどのメモ리카ードは、たとえば、デジタルカメラなどによって撮影されたデータを記録し、そのデータをホストコンピュータへ移送するための手段として広く使用されている。

【0006】ATAカードやSSFDCカードなどのメモ리카ードに対して、これらが接続されたホストコンピュータからデータの書き込み、および、読み出しの要求をする場合には、そのデータの記録場所を指定する必要がある。この記録場所を指定する際に、論理アドレスと呼ばれる整数を用いる。論理アドレスは、ハードディスクやフロッピーディスクに対する書き込みや読み出しの際にも、記録場所を指定するために使用される。また、論理アドレスのことを論理ブロックアドレスと呼ぶこともある。

【0007】たとえば、ハードディスクに対するアクセスは、ある程度のデータ、たとえば512バイトのデータをまとめて処理した方が高速な処理ができるため512バイトを1セクタとして、セクタ単位で書き込みや読み出しを行う。現実のハードディスクにおける記憶場所

10

20

30

40

50

の指定はシリンダ番号、ヘッド番号、セクタ番号などによって行われるが、読み出しや書き込みの処理を統一化するため、仮想的に、ハードディスクの記憶領域を一例に並べて先頭からセクタ単位で区切り、番号を振る。この番号が論理アドレスである。フロッピーディスクの場合も同様に論理アドレスを定義することができる。

【0008】ホストコンピュータでは、ハードディスクなどにアクセスする場合に論理アドレスを使用するが、このような記憶場所の指定方法をATAカードやSSFD Cカードなどのメモリカードでも使用できるようにすると、アプリケーション開発やデータ管理の上で便利である。このため、このようなメモリカードでは、論理アドレスを使用した記憶場所の指定ができるような制御を行う必要がある。

【0009】また、上述のようなデジタルカメラにメモリカードを接続した場合においても、デジタルカメラがメモリカードに対してデータの書き込みや読み出しを行う場合は、論理アドレスを使用して記憶場所を指定する。すなわち、デジタルカメラが上述の「ホストコンピュータ」として動作するのである。

【0010】さて、このようなメモリカードは、内部に不揮発性メモリ、特にフラッシュEEPROMを備えることによって実現されている。フラッシュEEPROMの記憶領域は、1つまたは複数のブロックに分割され、各ブロックは1つまたは複数のページに分割され、各ページはハードディスクなどの書き込みや読み出しの単位と同じ容量、たとえば512バイトを記憶することが可能な記憶領域として構成されている。また、各ページに、さらに冗長領域として、たとえば16バイトの記憶領域を追加する形態も広くとられている。前者の場合は1ページは512バイトであり、後者の場合は1ページは528バイトとなるが、いずれも、ホストコンピュータによる読み出しや書き込みの単位である512バイトのデータを記憶できるという点で共通する。

【0011】フラッシュEEPROM内の記憶領域の場所は、チップ番号、そのチップにおけるブロック番号、および、そのブロックにおけるページ番号を指定すれば一義的に決めることができる。そこで仮想的に、フラッシュEEPROM内の記憶領域を一例に並べ、先頭から順にページ単位で番号を振る。この番号を物理アドレスと呼ぶ。すなわち、物理アドレスによってフラッシュEEPROM内の記憶領域の場所を指定することができる。

【0012】フラッシュEEPROMは、電氣的に消去が可能な読み出し専用メモリである。すなわち、原則として、電氣的に消去されたページに対して1度だけデータの書き込みができる。したがって、あるページに記憶にされているデータを変更したい場合には、そのページをまず消去し、それから新たなデータを書き込む必要がある。さらに、フラッシュEEPROMでは、素子数を

おさえ、処理の高速化を図るため、上記の消去の処理は、ブロック単位で行われるという点に技術的な特徴がある。

【0013】また、フラッシュEEPROMによっては、すでにデータが書き込まれているページ、特にその冗長部に対する上書き機能を備えたものもある。しかし、このような上書き機能では、上書きの回数が制限されている場合がほとんどである。また、上書き機能自体を備えないフラッシュEEPROMも多い。

【0014】このようなメモリカードでは、ホストコンピュータから指定される論理アドレスを物理アドレスに変換して、当該物理アドレスに配置されたページに対する書き込みや読み出しを行う。しかし、上記のような書き込みの制限があるため、論理アドレスと物理アドレスとの対応は頻繁に変更される可能性が高い。

【0015】従来から、論理アドレスと物理アドレスとを対応付けるための管理情報もフラッシュEEPROMに記憶する手法が提案されている。さらに、読み書きの高速化を図るために、フラッシュEEPROMのほかにRAMを備え、このRAMに論理アドレスを物理アドレスに変換するためのアドレス変換テーブルを記憶し、論理アドレスと物理アドレスの対応が更新された場合には、RAMに記憶されたアドレス変換テーブルも更新する手法が提案されている。

【0016】

【発明が解決しようとする課題】このようなメモリカード、特に、PCカード標準にしたがったメモリカードでは、書き込み処理が行われていないときに限り活線抜き出しが可能であるが、ユーザの誤処理によって書き込み処理の途中でメモリカードが抜き出されてしまう場合がある。また、デジタルカメラなどの記憶装置としてメモリカードを使用した場合、電池切れなどにより書き込みの途中で電源が切断されてしまう場合がある。このような場合に、論理アドレスと物理アドレスとの対応付けを管理する管理情報の整合性をできるだけとって、メモリカードの使用に支障ができるだけ発生しないようにしたいという要望は大きい。

【0017】本発明は、以上の課題を解決するためになされたもので、論理アドレスを物理アドレスに変換してデータを書き込むことができ、この作業が中断した場合に、データの管理情報を修復することができる不揮発性記憶装置、当該不揮発性記憶装置の制御方法、および、当該不揮発性記憶装置を制御するプログラムを記録した情報記録媒体を提供することを課題とする。

【0018】また、本発明は、ハードディスクやフロッピーディスクと同様の指定方法によりデータの記憶場所を指定することができるATAカードやSSFD Cカードなどのメモリカード、これらのカードの制御方法、および、これらのカードを制御するプログラムを記録した情報記録媒体を提供することを課題とする。

【0019】また、本発明は、フラッシュEEPROM、および、RAMを備え、データの読み出し、および、書き込みの要求の際に指定される論理アドレスをフラッシュEEPROM内の物理アドレスに変換するための変換テーブルをフラッシュEEPROM、および、RAMに分割して記憶し、フラッシュEEPROMに記憶された変換テーブルのデータに基づいてRAMに変換テーブルを構築する不揮発性記憶装置、当該不揮発性記憶装置の制御方法、および、当該不揮発性記憶装置を制御するプログラムを記録した情報記録媒体を提供することを課題とする。

【0020】

【課題を解決するための手段】以上の課題を達成するための発明は下記の発明である。

【0021】第1の発明は、以下の手段を備えることを特徴とする不揮発性記憶装置である。

【0022】(a) データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶する記憶手段と、(b) データを任意の論理アドレスが示す場所に書き込む旨の要求を受け付け、要求受付手段により受け付けられた論理アドレスに対応する物理アドレスを記憶手段に記憶された管理情報により取得し、当該第1物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第1管理情報と、使用済みでない場所の第2物理アドレスを管理する管理情報を記憶する第2管理情報と、を取得する書込前情報取得手段と、(c) 記憶手段から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得する新規領域取得手段と、(e) 書込前情報取得手段により取得された第1管理情報に含まれる第1物理アドレスを第2物理アドレスに置き替え、新規領域取得手段により取得された第4管理情報を記憶する領域と対応付けた管理情報を、新規領域取得手段により取得された第3管理情報を記憶する領域に記憶する第3管理情報記憶手段と、(f) 書込前情報取得手段により取得された第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、これを新規領域取得手段により取得された第4管理情報を記憶する領域に記憶する第4管理情報記憶手段。

【0023】なお、「使用済み」とは、現在その場所が使用中である場合と、その場所が過去に使用され、現在はすでに古くなったデータを記憶しているにすぎないため、その場所がフラッシュEEPROMの「消去可能」である場合と、の両方の場合を含む。以下同様である。

【0024】図1に、第1の発明の概要を表すブロック構成図を示す。第1の発明に係る不揮発性記憶装置10において、記憶手段11は、データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶し、要求受付手段12は、

データを任意の論理アドレスが示す場所に書き込む旨の要求を受け付け、書込前情報取得手段13は、要求受付手段12により受け付けられた論理アドレスに対応する物理アドレスを記憶手段11に記憶された管理情報により取得し、当該第1物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第1管理情報と、使用済みでない場所の第2物理アドレスを管理する管理情報を記憶する第2管理情報と、を取得し、新規領域取得手段14は、記憶手段11から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得し、第3管理情報記憶手段15は、書込前情報取得手段13により取得された第1管理情報に含まれる第1物理アドレスを第2物理アドレスに置き替え、新規領域取得手段14により取得された第4管理情報を記憶する領域と対応付けた管理情報を、新規領域取得手段により取得された第3管理情報を記憶する領域に記憶し、第4管理情報記憶手段16は、書込前情報取得手段13により取得された第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、これを新規領域取得手段14により取得された第4管理情報を記憶する領域に記憶する。

【0025】第1の発明により、論理アドレスを物理アドレスに変換してデータを書き込むことができる不揮発性記憶装置を提供することができる。

【0026】また、ハードディスクやフロッピーディスクと同様の指定方法によりデータの記憶場所を指定することができるATAカードやSSFDCカードなどのメモリカードを提供することができる。

【0027】第2の発明は、第1の発明において、さらに、以下の手段を備えることを特徴とする不揮発性記憶装置である。

【0028】(g) 第3管理情報記憶手段により記憶された第3管理情報に対応付けられた第4管理情報を記憶する領域に、第4管理情報記憶手段により記憶されるべき第4管理情報が記憶されているか否かを判断する書込完了判断手段と、(h) 書込完了判断手段により、第4管理情報が記憶されていないと判断した場合、記憶手段に記憶される第1管理情報と第2管理情報とに基づいて、第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、第3管理情報記憶手段により記憶された第3管理情報に対応付けられた領域に、第4管理情報として記憶して修復する第4管理情報修復手段。

【0029】図2は、第2の発明の概略を表すブロック構成図を示す。なお、図2において、図1と同様の機能を有する要素には同じ符号を付している。

【0030】第2の発明では、書込完了判断手段17は、第3管理情報記憶手段15により記憶された第3管理情報に対応付けられた第4管理情報を記憶する領域に、第4管理情報記憶手段16により記憶されるべき第4管理情報が記憶されているか否かを判断し、第4管理

情報修復手段18は、書込完了判断手段17により、第4管理情報が記憶されていないと判断した場合、記憶手段11に記憶される第1管理情報と第2管理情報とに基づいて、第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、第3管理情報記憶手段により記憶された第3管理情報に対応付けられた領域に、第4管理情報として記憶して修復する。

【0031】第2の発明により、論理アドレスを物理アドレスに変換してデータを書き込む作業が中断した場合に、データの管理情報を修復することができる不揮発性記憶装置を提供することができる。

【0032】第3の発明は、第1または第2の発明において、記憶手段は、不揮発性記憶装置、もしくは、これと揮発性記憶装置との組合せにより構成されることを特徴とする不揮発性記憶装置である。

【0033】第3の発明により、フラッシュEEPROM、および、RAMを備え、データの読み出し、および、書き込みの要求の際に指定される論理アドレスをフラッシュEEPROM内の物理アドレスに変換するための変換テーブルをフラッシュEEPROM、および、RAMに分割して記憶し、フラッシュEEPROMに記憶された変換テーブルのデータに基づいてRAMに変換テーブルを構築する不揮発性記憶装置を提供することができる。

【0034】第4の発明は、以下のステップを備えることを特徴とし、データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶する記憶手段を備える不揮発性記憶装置の制御方法である。

【0035】(a) データを任意の論理アドレスが示す場所に書き込む旨の要求を受け付ける要求受付ステップと、(b) 要求受付ステップにおいて受け付けられた論理アドレスに対応する物理アドレスを記憶手段に記憶された管理情報により取得し、当該第1物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第1管理情報と、使用済みでない場所の第2物理アドレスを管理する管理情報を記憶する第2管理情報と、を取得する書込前情報取得ステップと、(c) 記憶手段から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得する新規領域取得ステップと、(d) 書込前情報取得ステップにおいて取得された第1管理情報に含まれる第1物理アドレスを第2物理アドレスに置き替え、新規領域取得ステップにおいて取得された第4管理情報を記憶する領域と対応付けた管理情報を、新規領域取得ステップにおいて取得された第3管理情報を記憶する領域に記憶する第3管理情報記憶ステップと、(e) 書込前情報取得ステップにおいて取得された第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、これを新規領域取得ステップにおいて取得された第4管理情報を

記憶する領域に記憶する第4管理情報記憶ステップ。

【0036】第5の発明は、さらに、以下のステップを備えることを特徴とする請求項4記載の不揮発性記憶装置の制御方法である。

【0037】(f) 第3管理情報記憶ステップにおいて記憶された第3管理情報に対応付けられた第4管理情報を記憶する領域に、第4管理情報記憶手段により記憶されるべき第4管理情報が記憶されているか否かを判断する書込完了判断ステップと、(g) 書込完了判断ステップにおいて第4管理情報が記憶されていないと判断した場合、記憶手段に記憶される第1管理情報と第2管理情報とに基づいて、第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、第3管理情報記憶手段により記憶された第3管理情報に対応付けられた領域に、第4管理情報として記憶して修復する第4管理情報修復ステップ。

【0038】第4および第5の発明に係る方法を不揮発性記憶装置で実行することにより、第1から第3の発明に係る不揮発性記憶装置を実現することができる。これにより、第1から第3の発明と同様の効果を奏する。

【0039】第6の発明は、以下のステップを備えることを特徴とし、データと、当該データを記憶する領域の場所の論理アドレスと物理アドレスとを対応付ける管理情報と、を記憶する記憶手段を備える不揮発性記憶装置を制御するプログラムを記録した情報記録媒体である。

【0040】(a) データを任意の論理アドレスが示す場所に書き込む旨の要求を受け付ける要求受付ステップと、(b) 要求受付ステップにおいて受け付けられた論理アドレスに対応する物理アドレスを記憶手段に記憶された管理情報により取得し、当該第1物理アドレスが示す場所が使用済みである場合、当該物理アドレスを管理する管理情報を記憶する第1管理情報と、使用済みでない場所の第2物理アドレスを管理する管理情報を記憶する第2管理情報と、を取得する書込前情報取得ステップと、(c) 記憶手段から使用済みでない領域を第3管理情報および第4管理情報を記憶する領域として取得する新規領域取得ステップと、(d) 書込前情報取得ステップにおいて取得された第1管理情報に含まれる第1物理アドレスを第2物理アドレスに置き替え、新規領域取得ステップにおいて取得された第4管理情報を記憶する領域と対応付けた管理情報を、新規領域取得ステップにおいて取得された第3管理情報を記憶する領域に記憶する第3管理情報記憶ステップと、(e) 書込前情報取得ステップにおいて取得された第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き替え、これを新規領域取得ステップにおいて取得された第4管理情報を記憶する領域に記憶する第4管理情報記憶ステップ。

【0041】第7の発明は、さらに、以下のステップを備えることを特徴とする請求項5記載の不揮発性記憶装置を制御するプログラムを記録する情報記録媒体であ

る。

【0042】(f)第3管理情報記憶ステップにおいて記憶された第3管理情報に対応付けられた第4管理情報を記憶する領域に、第4管理情報記憶手段により記憶されるべき第4管理情報が記憶されているか否かを判断する書込完了判断ステップと、(g)書込完了判断ステップにおいて第4管理情報が記憶されていないと判断した場合、記憶手段に記憶される第1管理情報と第2管理情報とに基づいて、第2管理情報に含まれる第2物理アドレスを第1物理アドレスに置き換え、第3管理情報記憶手段により記憶された第3管理情報に対応付けられた領域に、第4管理情報として記憶して修復する第4管理情報修復ステップ。

【0043】第6および第7の発明によれば、これらのプログラムを記録した情報記録媒体により、これをソフトウェア商品として不揮発性記憶装置と独立して容易に配布したり販売したりすることができるようになる。また、本発明の情報記録媒体に記録されたプログラムを不揮発性記憶装置で実行すれば、第1から第3の発明に係る不揮発性記憶装置、および、第4または第5の発明に係る不揮発性記憶装置の制御方法が実現でき、これらの発明と同様の効果を奏する。

【0044】

【発明の実施の形態】以下に本発明の一実施形態を説明する。なお、本実施形態は、本発明の説明のためのものであり、本発明の範囲を制限するものではない。したがって、当業者であれば、各要素をこれと均等なものに置換した実施形態を採用することが可能であり、これらの実施形態も本発明の範囲に含まれる。

【0045】また、論理アドレスや物理アドレスは、1セクタ(512バイト)、セクタグループ(複数のセクタ)、1ページ(512バイト、冗長部を含めて528バイト)、1ブロック(複数のページ)など、任意のデータ・サイズを単位として管理することが可能であり、論理アドレスの単位と物理アドレスの単位とが異なってもよい。これらの実施形態も本発明の範囲に含まれる。

【0046】図3は、本発明に係る不揮発性記憶装置(メモリカード)の基本的な構成を示すブロック構成図である。メモリカード101は、インターフェース102、CPU 103、フラッシュEEPROM 104、RAM 105を備え、これらはバス106を介して接続されている。

【0047】インターフェース102はホストコンピュータが送信するデータの書き込みおよび読み出しの要求を受信し、これらの要求に対する応答をホストコンピュータへ送信する。さらに、ホストコンピュータからインターフェース102を介して電源を供給することも可能である。また、メモリカード101がATAカードである場合には、インターフェース102は、PCカード

(PCMCIA)標準にしたがった形状および構成とする。

【0048】メモリカード101がホストコンピュータへ接続され、電源の供給が開始されると、CPU 103はフラッシュEEPROM 104に記憶された第2アドレス変換テーブルに基づいて、第1アドレス変換テーブルを構築し、RAM 105内にこの第1アドレス変換テーブルを記憶させる。

【0049】また、ホストコンピュータとの間でデータの書き込みや読み出しの処理が行われる場合に、RAM 105を用いて転送されるデータをバッファリングして、データ転送の高速化を図ることができる。

【0050】また、CPU 103は、フラッシュEEPROM 104の各ページに実際に書き込まれるデータのイメージ、たとえば528バイトのイメージをRAM 105内に作成してから、これをまとめてフラッシュEEPROM 104の所望のページに書き込む。この際に、CPU 103が有するDMA(Direct Memory Access; 直接メモリアクセス)転送装置(図示せず)によってバス106を介した高速なデータ転送を実現することができる。

【0051】なお、データ転送のバッファリングに使用するRAMを別途用意してバス106に接続して、第1アドレス変換テーブルを記憶するRAM 105とは異なるチップとすることも可能である。

【0052】フラッシュEEPROM 104の各ページは、主としてホストコンピュータが書き込んだデータを記憶するページと、第2アドレス変換テーブルを記憶するページと、に分類することができる。

【0053】また、CPU 103は、プログラムROM(図示せず)を備える。このプログラムROMにメモリカードを制御するプログラムが記録され、電源が投入されたときにCPU 103はプログラムROMに記録されたプログラムをロードして、それ以降はこのメモリカード制御プログラムを実行し続ける。プログラムROMをEEPROMとすれば、別途配布されたメモリカード制御プログラムを新たに記憶させることによって、新たなメモリカード制御プログラムに更新することができる。

【0054】また、CPU 103は、レジスタや、キャッシュ、メモリなどのRAM(図示せず)を内部に備え、一時的な記憶領域として使用することができる。これらの記憶領域に対する読み出しや書き込み作業はバス106を介する必要があるため、さらに高速な処理が実行できる。

【0055】ここで、フラッシュEEPROM 104およびRAM 105は、第1アドレス変換テーブルおよび第2アドレス変換テーブルを記憶するとともに、これらのテーブルにより管理される領域にデータを記憶することにより、記憶手段11として機能する。

【0056】インターフェース102は、要求受付手段12として機能する。

【0057】CPU 103は、フラッシュEEPROM 104およびRAM 105と共働して、書込前情報取得手段13、新規領域取得手段14、第3管理情報記憶手段15、第4管理情報記憶手段16、書込完了判断手段17、第4管理情報修復手段18として機能する。

【0058】図4は、本発明に係る不揮発性記憶装置（メモ리카ード）の実施形態の論理アドレスと物理アドレスとの対応を記憶するテーブルの構成図である。

【0059】RAM 105は、第1アドレス変換テーブル401を記憶し、フラッシュEEPROM 104は、第1アドレス変換テーブルの各項目が参照する第2アドレス変換テーブル402を記憶する。

【0060】本実施形態では、アドレス変換テーブルを2段階に分けているため、論理アドレス403をこの段階と同じ数、すなわち、2個のビット列に分ける。このビット列をたとえば、上位から下位へ順に、 i 、 j とする。

【0061】第1アドレス変換テーブル401を配列（要素数 x ）の形式でRAM 105に記憶した場合、ビット列 i は、要素数 x を表現できるビット数が必要である。すなわち、 $i \geq \log x$ でなければならない。なお、対数の底は2である。

【0062】第2アドレス変換テーブル402のそれぞれを配列（要素数 y ）の形式でフラッシュEEPROM 104に記憶した場合、ビット列 j は、要素数 y を表現できるビット数が必要である。すなわち、 $j \geq \log y$ でなければならない。第2アドレス変換テーブル402のそれぞれは、フラッシュEEPROM 104の1ページに入る大きさに設定することができる。なお、この1ページのことを便宜上「管理ページ」と呼ぶが、管理ページの大きさは、フラッシュEEPROMの1ページに限らず、複数バイトでも、複数ページでも、ブロックでも複数ブロックでもかまわない。

【0063】図5は、管理ページの様子を示す説明図である。管理ページ501はフラッシュEEPROM 104の1ページ分からなり、要素数 y の配列502を記憶する。配列の各要素503は、以下のデータを含む。

【0064】・論理アドレス403に対応する物理アドレス404を格納する物理アドレス領域504・物理アドレス404がすでに書き込み済みで現在有効なデータを格納している「使用中」か、書き込み済みだがもはや古いデータになっている「消去可」か、以前に消去されており「使用可」か、を示すフラグを格納するステータス領域505このほか、管理ページ501は、その管理ページが管理する論理アドレス403の上位の値 i を記憶する自己番号領域506を有する。この自己番号領域506は、冗長部に設けることができる。なお、上位の

値 i を「自己番号」と呼ぶ。

【0065】さらに、管理ページ501は、その管理ページに対応する管理ページの自己番号を記憶する対応番号領域507を有する。

【0066】なお、物理アドレス404の単位は、前述の通り、バイト、ページ、ブロック、複数ブロックなどが考えられ、いずれを採用しても本願発明の効果を得ることができる。

【0067】以下、図6を参照して論理アドレス403を物理アドレス404に変換するアドレス変換処理について説明する。図7は、アドレス変換処理の手順を表すフローチャートである。なお、論理アドレス403は、インターフェース102が書き込み要求や読み出し要求にともなう形で受信したものである場合が多いが、これに限るものではない。

【0068】まず、CPU 103は、論理アドレス403の上位のビット列の値 i を取得する（ステップS601）。

【0069】次に、CPU 103は、RAM 105に記憶された第1アドレス変換テーブル401の配列の i 番目の要素を取得する（ステップS602）。これは、第2アドレス変換テーブル402、すなわち、管理ページ p の物理アドレス a である。なお、この物理アドレス a の単位は、上記のようにバイト、ページ、ブロック、複数ブロックのいずれでも本願発明の効果を得ることができる。また、物理アドレス a の単位は、管理ページ501の物理アドレス領域504に記憶される物理アドレスの単位と異なってもよい。

【0070】さらに、CPU 103は、論理アドレス403の下位のビット列の値 j を取得する（ステップS603）。

【0071】そして、CPU 103は、取得した管理ページ501の配列の j 番目の要素を取得する（ステップS606）。

【0072】こうして、CPU 103は、取得した要素の物理アドレス領域504から、結果となる物理アドレスの値を得ることができ（ステップS607）、本処理は終了する。なお、取得した要素のステータス領域505を見れば、当該物理アドレスに記憶されたデータが有効なものか否かが判明する。

【0073】論理アドレスを指定してデータを不揮発性メモリから読み出す場合には、アドレス変換処理により得た物理アドレスに配置されたバイト、バイト列、ページ、ブロック、複数ブロックなどに記憶されたデータを、その単位に応じて読み出せばよい。

【0074】好適実施形態の一つとしてなお、論理アドレスをフラッシュEEPROMのページと同じサイズで与える場合がある。この場合は、論理アドレスをこれを1ブロック当りのページ数で割り算して得られた値を新たな「論理アドレス」とする。この「論理アドレス」に

対して上記アドレス変換処理を行った場合、得られる「物理アドレス」は、ブロック単位となる。また、所望の場所（ページ単位）は、得られた「物理アドレス」で示されるブロックを構成するページのうち、「論理アドレスを1ブロック当りのページ数で割り算した場合の余りの値」番目のページである。この手法により、管理ページに記憶される配列の各要素の大きさ（ビット数）を少なくすることができる。

【0075】以下では、論理アドレスを指定してデータを不揮発性メモリに書き込む書き込み処理について、図7を参照して説明する。図7は、書き込み処理を表すフローチャートである。

【0076】まず、CPU 103は、前述したアドレス変換処理により、論理アドレスに対応するデータを記憶する領域を管理する管理ページpと、その管理ページpの配列のk番目の要素p[k]と、その要素p[k]の物理アドレス領域p[k].addrと、ステータス領域p[k].statとの値を得る（ステップS701）。

【0077】次に、CPU 103は、p[k].statの値が「使用可」であるか否かを判断する（ステップS702）。

【0078】「使用可」である場合（ステップS702：Yes）、p[k].statの値を「使用中」に上書きして、p[k].addrの値で示される物理アドレスにデータを書き込み（ステップS703）、本処理を終了する。ここで、上書きにはフラッシュEEPROMの上書き機能を用いることができる。上書きには回数制限がある場合が多いが、本手法では高々1回しか上書きがされないため、問題は生じない。

【0079】なお、ステップS703において、未だ使用されていないページを1ページ取得し、このページに対して、p[k].statの値を「使用中」とし他の情報はコピーした内容を書き込めば、上書き機能を使用しなくとも同様の機能を果たすことができる。

【0080】一方、「使用可」でない場合（ステップS702：No）、配列のいずれかの要素のステータス領域の情報が「使用可」になっている管理ページqを、いずれかの第2アドレス変換テーブルの中から探す（ステップS704）。この要素はh番目の要素であるとする。q[h].statの値が「使用可」であり、q[h].addrの値で示される物理アドレスは、以前に消去されてから未だ書き込みがされていないフラッシュEEPROM 104のバイト、ページ、ブロック、複数ブロックなどを参照することになる。

【0081】ここで、管理ページpが第1管理情報を記憶する管理ページであり、管理ページqが第2管理情報を記憶する管理ページである。

【0082】さらに、CPU 103は、未だ使用されていないページを2ページ分取得する（ステップS705）。これらはそれぞれ、第3管理情報を記憶する管理

ページsと、第4管理情報を記憶する管理ページtとして使用される。

【0083】管理ページ用の領域を新規に取得する際には、物理アドレスを上位から下位へ、あるいは下位から上位へ、のいずれか一つの方向へ取得することが望ましい。このような形態をとることにより、管理ページ用の領域が不足していることが用意に判明するからである。なお、領域が不足した場合にはガーベージコレクションを行う。たとえばステータスが「使用済」になっているブロックを消去し、管理ページを再配置する。これによって、必要な新規の管理ページの領域を取得する。

【0084】管理ページのための領域を固定領域とし、そのアドレス端から順に新たな管理ページを取得する場合、「もっとも最近に取得した」管理ページの物理アドレスが得られれば、すべての管理ページを参照することができる。「もっとも最近に取得した」管理ページの物理アドレスは、フラッシュEEPROM 104内のリンク領域に記憶され、電源投入時に、RAM 105に第1管理テーブルを構築するために使用されるが、これについては後述する。

【0085】ついで、CPU 103は、管理ページsに、以下のような情報を書き込む（ステップS706）。

【0086】管理ページsの配列の0番目の要素からy-1番目の要素s[u]の領域には、
・u≠kの場合、s[u].addrの値として p[u].addrを、s[u].statの値として p[u].statを、それぞれ記憶する。

【0087】・u=kの場合、s[u].addrの値として q[h].addrを、s[u].statの値として「使用中」を、それぞれ記憶する。管理ページsの自己番号領域506には、管理ページpの自己番号を記憶する。

【0088】管理ページsの対応番号領域507には、管理ページqの自己番号を記憶する。

【0089】なお、これらの情報は、フラッシュEEPROMの性質により、一括して不可分に書き込まれる。

【0090】さらに、CPU 103は、q[h].addrの物理アドレスで示される領域にデータを書き込む（ステップS707）。

【0091】次に、CPU 103は、管理ページtに、以下のような情報を書き込む（ステップS708）。

【0092】管理ページtの配列の0番目の要素からy-1番目の要素t[v]の領域には、
・v≠hの場合、t[v].addrの値として q[v].addrを、t[v].statの値として q[v].statを、それぞれ記憶する。

【0093】・v=hの場合、t[v].addrの値として p[k].addrを、t[v].statの値

として「使用済」を、それぞれ記憶する。管理ページtの自己番号領域506には、管理ページqの自己番号を記憶する。

【0094】なお、これらの情報も、フラッシュEEPROMの性質により、一括して不可分に書き込まれる。

【0095】図8に、管理ページp,q,s,tの概略を示す。管理ページs,tの配列には、管理ページp,qの配列のうち、注目する要素p[k]とq[h]を交換したような値が記憶される。

【0096】管理ページsに記憶された対応番号を管理ページtの自己番号と同じ値にすることにより、第3管理情報と第4管理情報を対応付けている。

【0097】また、管理ページpと管理ページs、管理ページqと管理ページt、のそれぞれは、同じ自己番号を持つ。これにより、第3管理情報から第1管理情報を、第4管理情報から第2管理情報を、それぞれ得ることができる。

【0098】これらにより、管理ページsに記憶された対応番号は、管理ページtの自己番号でもあるので、第3管理情報から第2管理情報を、得ることができる。これらの性質を利用して、後述する修復処理を行う。

【0099】最後に、CPU 103は、RAM 105に記憶された第1管理テーブルの配列のi番目の要素の値を管理ページsの物理アドレスに更新し、かつて管理ページqを参照していた配列の要素の値を管理ページtの物理アドレスに更新する(ステップS709)。

【0100】このように、第3管理情報は、「データの書き込みを開始したことを示す情報」として機能し、第4管理情報は、「データの書き込みが完了したことを示す情報」として機能する。

【0101】図9は、本発明の不揮発性記憶装置(メモ리카ード)の第1アドレス変換テーブル構築処理の手順を示すフローチャートである。電源が投入されたり、ホストコンピュータからリセット信号が送信されたりしたことを契機として、第1アドレス変換テーブルの構築処理が開始される。

【0102】まず、メモ리카ードのCPU 103は、RAM 105に配置された第1アドレス変換テーブルの配列の各要素の値を物理アドレスとしてありえない値、たとえば、-1に設定する(ステップS901)。-1でないか、-1であるかによって、第1アドレス変換テーブルの当該要素が構築済みか否かが反転できる。

【0103】次に、メモ리카ードのCPU 103は、フラッシュEEPROM 104の所定のリンク領域に記憶された物理アドレスの値を読み込む(ステップS902)。この値により、第2アドレス変換テーブルを記憶している管理ページの最下位物理アドレスと最上位物理アドレスとの値が得られる。このアドレスの一方から他方へ、管理ページを走査していくことにより、第1アドレス変換テーブルが構築できる。

【0104】次に、調べる管理ページのアドレスをたとえば、ステップS901によって得られた最上位物理アドレスに設定する(ステップS903)。この場合、次に処理すべき管理ページのアドレスは、物理アドレスをデクリメントすることにより得られる。

【0105】さらに、CPU 103は、その管理ページに記憶されている情報のうち、自己番号領域に記憶された自己番号を得る(ステップS904)。

【0106】ついで、CPU 103は、第1アドレス変換テーブルの配列のうち、ステップS904で得た「自己番号」番目の要素に記憶された値を調べ、それが-1か否かを調べる(ステップS905)。

【0107】-1ではないの場合(ステップS905; No)、その管理ページが記憶する管理情報は古いものであり、すでに新たな管理ページによって管理されていることになる。そこで、次に処理すべき管理ページのアドレスをデクリメントし(ステップS906)、そのアドレスが管理ページの物理アドレスとして有効か否かを判断し(ステップS907)、有効な場合(ステップS907; Yes)、ステップS904に戻る。有効でない場合(ステップS907; No)は、第1アドレス変換テーブルの構築処理を終了する。

【0108】一方、-1である場合(ステップS905; Yes)、当該管理ページが、その自己番号を管理する管理ページのうち、最新のものであることになる。そこで、第1アドレス変換テーブルの配列のステップS904で得た「自己番号」番目の要素に、この管理ページの物理アドレスを記憶する(ステップS908)。

【0109】さらに、当該管理ページの対応番号領域に記憶された対応番号を得てその値が自己番号として有効なものか否かを調べる(ステップS909)。

【0110】対応番号の値が自己番号として有効なものでない場合(ステップS909; No)、この管理ページは第4管理情報を記憶していたことになる。そこで、この管理ページの処理を終わり、ステップS906に戻る。

【0111】一方、対応番号の値が自己番号として有効な場合(ステップS909; Yes)、この管理ページは、第3管理情報を記憶していたことになる。その場合、RAM 105の第1アドレス変換テーブルの配列の「対応番号」番目の要素の値を得る(ステップS910)。さらに、これが管理ページの物理アドレスとして有効か否かを調べる(ステップS911)。有効でない場合(ステップS911; No)、第4管理情報が記憶されていないことになるため、修復処理を行い(ステップS912)、この管理ページの処理を終わり、ステップS906に戻る。なお、修復処理の詳細については後述する。

【0112】一方、有効である場合(ステップS911; Yes)、フラッシュEEPROM 104から、

当該物理アドレスの管理情報を取得する。これは、第4管理情報に相当する。さらに、第3管理情報と、第4管理情報のそれぞれの自己番号から、フラッシュEEPROM 104内に記憶された第1管理情報と第2管理情報とを得る(ステップS913)。

【0113】さらに、この4つの管理情報を比較し、第4管理情報が有効か否かを調べる(ステップS914)。

【0114】前述した通り、有効である場合、

・第1管理情報と第3管理情報の大部分は共通する。 10

【0115】・第2管理情報と第4管理情報の大部分は共通する。

【0116】・上記2つの共通しない情報部分は、互いに値を交換した関係になっている。

【0117】この様子は、図8に示した通りである。

【0118】第4管理情報が有効である場合(ステップS914; Yes)、ステップS906に戻る。

【0119】第4管理情報が有効でない場合(ステップS914; No)、修復処理を行い(ステップS912)、ステップS906に戻る。修復処理については後述する。 20

【0120】図10は、本発明の不揮発性記憶装置(メモリカード)の第2アドレス変換テーブルの修正処理の手順を示すフローチャートである。

【0121】まず、CPU 103は、第1～第3管理情報を元に、RAM 105に第4管理情報を作成する(ステップS1001)。図8に示すように、第1～第3管理情報から第4管理情報を作成することができる。

【0122】次に、新たな管理ページを取得し(ステップS1002)、第4管理情報をそのページに格納する(ステップS1003)。 30

【0123】さらに、そのページの物理アドレスを、対応するRAM 105内の配列の要素として記憶し(ステップS1004)、本処理を終了する。

【0124】なお、上記実施形態では、修復処理を開始するか否かについての判断を各「自己番号」の最新ページを取得したときに行うこととしているが、以下の実施形態をとることもできる。

【0125】すなわち、すべてがリンクされた管理用を使用される複数ブロックで、リンク領域に記憶された物理アドレス値での最新ページのみを対象とし、このページについてだけ判断を行う。このような実施形態をとることができるのは、電源のOFFなどの中断がどの時点で発生しても、中断が起きたかどうかは、その時の最新の第2アドレス変換テーブルを記憶している管理ページにのみ反映されるからである。 40

【0126】したがって、この実施形態では、メモリカードの起動時に行われる第1アドレス変換テーブルの構築処理の先頭で、1回だけ判断と修復が行われることになる。 50

【0127】

【発明の効果】第1に、論理アドレスを物理アドレスに変換してデータを書き込むことができる不揮発性記憶装置、および、その制御方法を提供することができる。

【0128】また、ハードディスクやフロッピーディスクと同様の指定方法によりデータの記憶場所を指定することができるATAカードやSSFDCカードなどのメモリカード、および、その制御方法を提供することができる。

【0129】第2に、論理アドレスを物理アドレスに変換してデータを書き込む作業が中断した場合に、データの管理情報を修復することができる不揮発性記憶装置、および、その制御方法を提供することができる。

【0130】第3に、フラッシュEEPROM、および、RAMを備え、データの読み出し、および、書き込みの要求の際に指定される論理アドレスをフラッシュEEPROM内の物理アドレスに変換するための変換テーブルをフラッシュEEPROM、および、RAMに分割して記憶し、フラッシュEEPROMに記憶された変換テーブルのデータに基づいてRAMに変換テーブルを構築する不揮発性記憶装置、および、その制御方法を提供することができる。

【0131】第4に、これらの制御を実現するプログラムを記録した情報記録媒体により、これをソフトウェア商品として不揮発性記憶装置と独立して容易に配布したり販売したりすることができるようになる。本発明の情報記録媒体に記録されたプログラムを不揮発性記憶装置で実行すれば、上記の発明に係る不揮発性記憶装置、および、上記の発明に係る不揮発性記憶装置の制御方法が実現でき、同様に、上記効果を奏する。

【図面の簡単な説明】

【図1】第1の発明の不揮発性記憶装置の概要を表すブロック構成図である。

【図2】第2の発明の不揮発性記憶装置の概要を表すブロック構成図である。

【図3】本発明の不揮発性記憶装置(メモリカード)の基本構成を示すブロック構成図である。

【図4】本発明の不揮発性記憶装置(メモリカード)の管理情報の格納の様子を示す説明図である。

【図5】本発明の不揮発性記憶装置(メモリカード)の管理ページの様子を示す説明図である。

【図6】本発明の不揮発性記憶装置(メモリカード)のアドレス変換処理の手順を示すフローチャートである。

【図7】本発明の不揮発性記憶装置(メモリカード)の書き込み処理の手順を示すフローチャートである。

【図8】本発明の不揮発性記憶装置(メモリカード)の書き込み処理により処理される管理ページの様子を示す説明図である。

【図9】本発明の不揮発性記憶装置(メモリカード)の第1アドレス変換テーブル構築処理の手順を示すフロー

チャートである。

【図10】本発明の不揮発性記憶装置（メモ리카ード）の第2アドレス変換テーブルの修正処理の手順を示すフローチャートである。

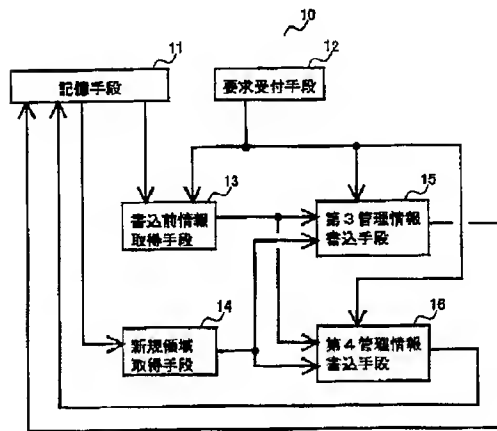
【符号の説明】

- 10 不揮発性記憶装置
- 11 記憶手段
- 12 要求受付手段
- 13 書込前情報取得手段
- 14 新規領域取得手段
- 15 第3管理情報記憶手段
- 16 第4管理情報記憶手段
- 17 書込完了判断手段
- 18 第4管理情報修復手段
- 101 メモ리카ード
- 102 インターフェース

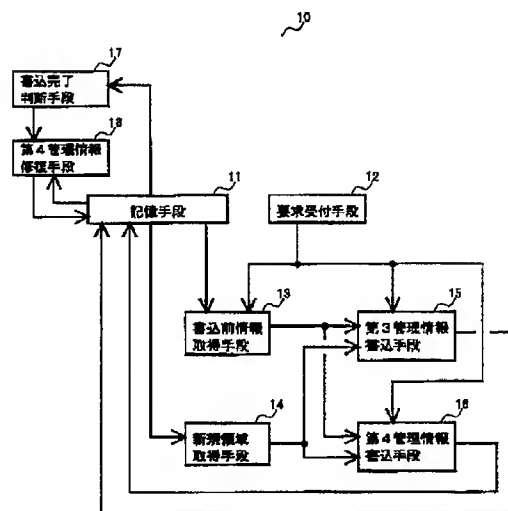
- * 103 CPU
- 104 フラッシュEEPROM
- 105 RAM
- 106 バス
- 401 第1アドレス変換テーブル
- 402 第2アドレス変換テーブル
- 403 論理アドレス
- 404 物理アドレス
- 501 管理ページ
- 10 502 管理ページの配列
- 503 管理ページの配列の要素
- 504 物理アドレス領域
- 505 ステータス領域
- 506 自己番号領域
- 507 対応番号領域

*

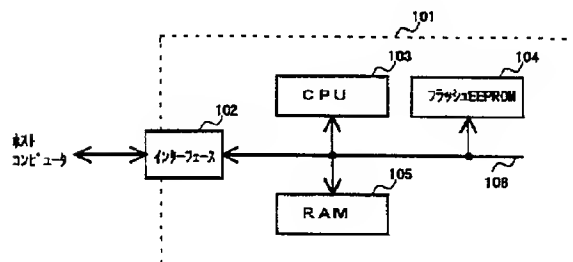
【図1】



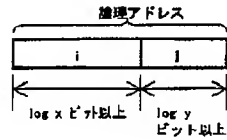
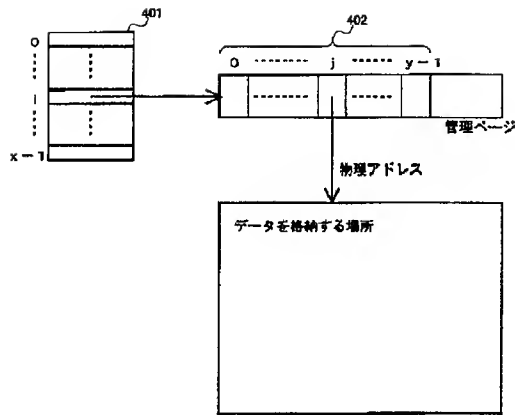
【図2】



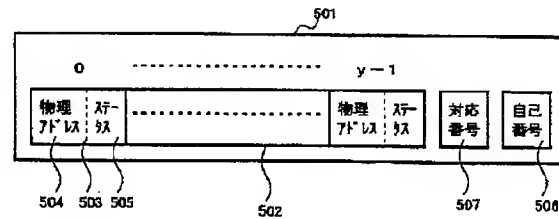
【図3】



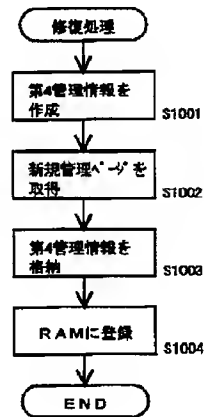
【図4】



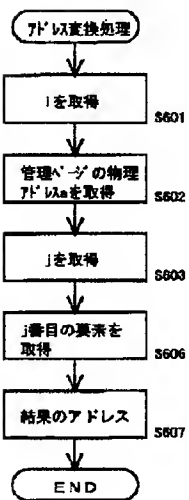
【図5】



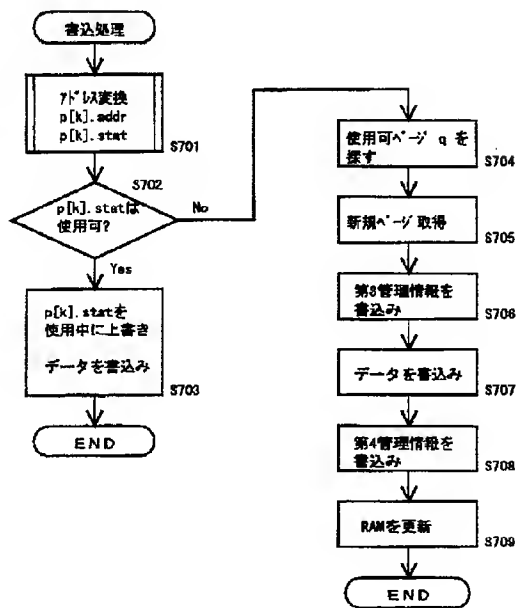
【図10】



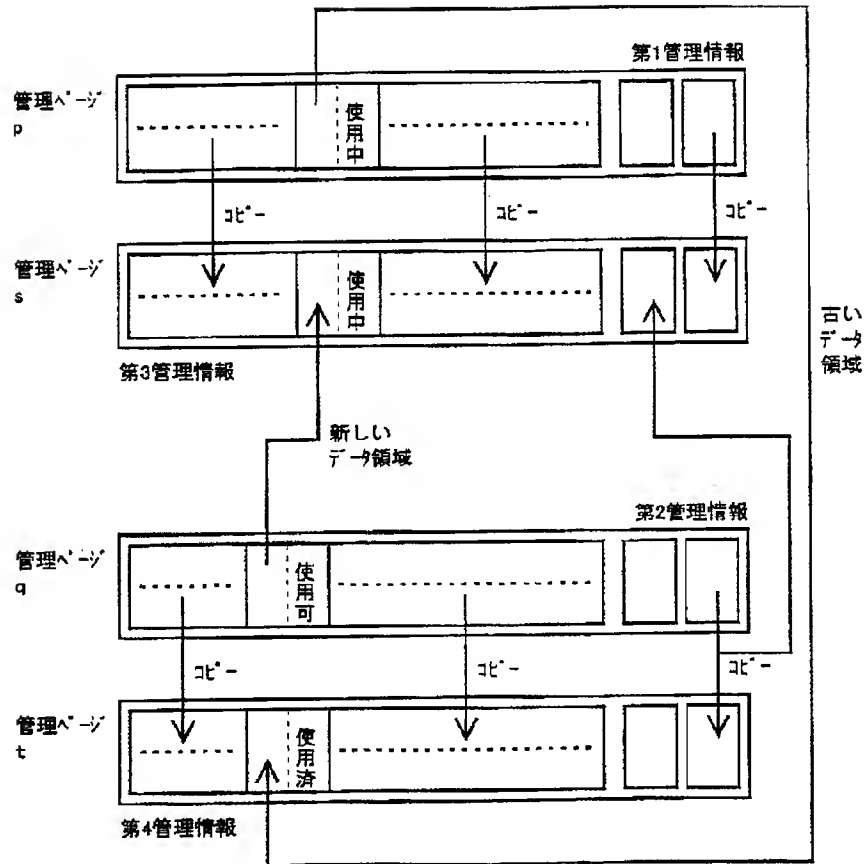
【図6】



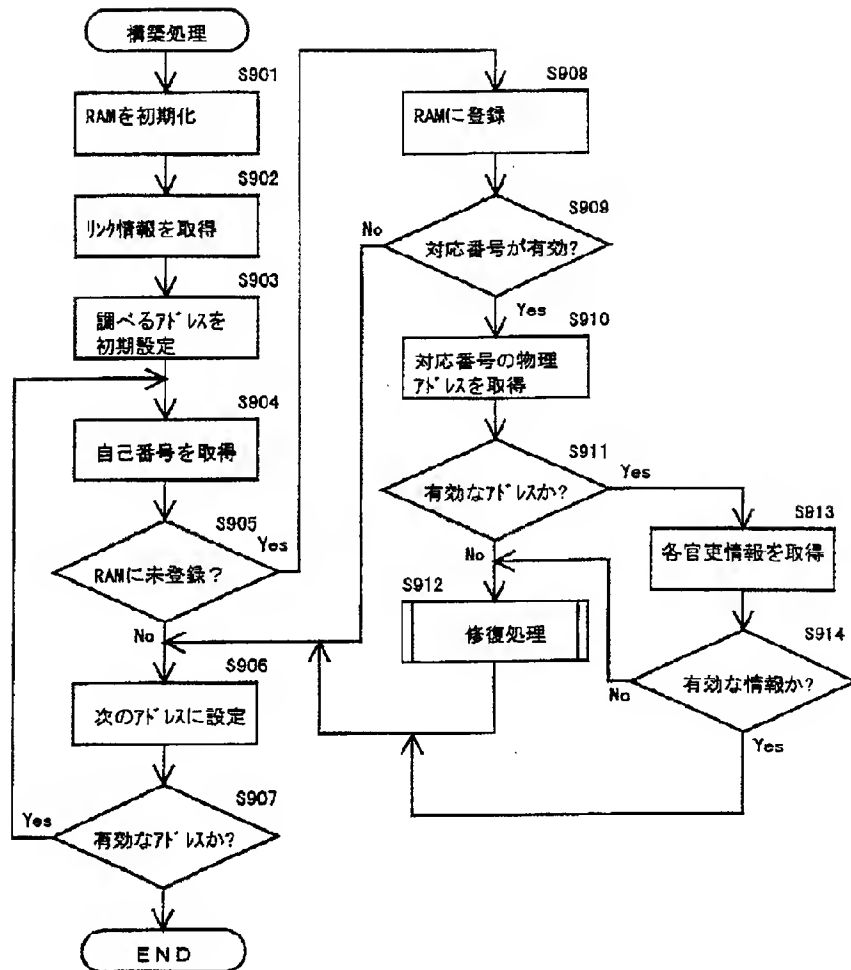
【図7】



【図8】



【図9】



フロントページの続き

Fターム(参考) 5B025 AD00 AD01 AE00
 5B060 AA08 AA09 AB26 AC11
 5B065 BA05 CC03 CE12 EA24
 5B082 CA08 EA01 FA05 GA15



US006347355B1

(12) **United States Patent**
Kondo et al.

(10) **Patent No.:** US 6,347,355 B1
(45) **Date of Patent:** Feb. 12, 2002

(54) **NON-VOLATILE STORAGE, THE CONTROLLING METHOD, AND INFORMATION MEMORY MEDIUM**

(75) Inventors: Yoshimasa Kondo, Matsumoto; Tsunenori Kimura, Shiojiri, both of (JP)

(73) Assignee: Seiko Epson Corporation, Tokyo (JP)

(*) Notice: Subject to any disclaimer, the term of this patent is extended or adjusted under 35 U.S.C. 154(b) by 0 days.

(21) Appl. No.: 09/497,476

(22) Filed: Feb. 4, 2000

(30) **Foreign Application Priority Data**

Feb. 5, 1999 (JP) 11-028673

(51) Int. Cl.⁷ G06F 12/00

(52) U.S. Cl. 711/103; 711/115; 711/165; 711/170; 711/159; 365/218

(58) Field of Search 711/103, 115, 711/165, 159, 170; 365/218

(56) **References Cited**

U.S. PATENT DOCUMENTS

5,592,669 A * 1/1997 Robinson et al. 707/206
5,742,934 A * 4/1998 Shinihara 711/103
5,845,313 A * 12/1998 Estakhri et al. 711/103
5,860,124 A * 1/1999 Matthews et al. 711/165

5,890,188 A * 3/1999 Okamoto et al. 711/5

* cited by examiner

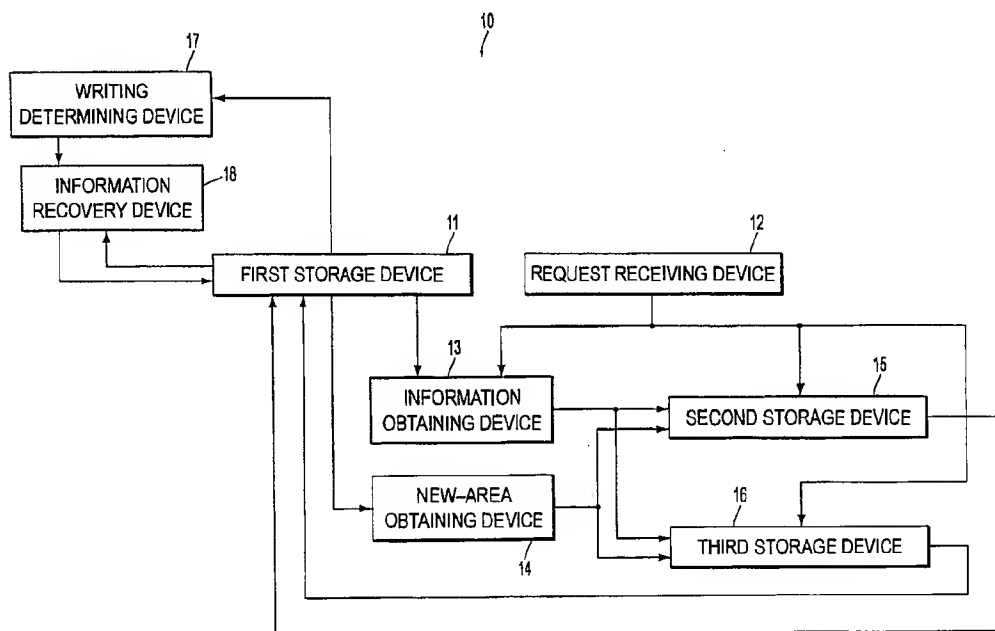
Primary Examiner—Hong Kim

(74) *Attorney, Agent, or Firm*—Oliff & Berridge, PLC

(57) **ABSTRACT**

A nonvolatile storage device is constructed so as to include a first storage device for storing data and management information thereof, a request receiving device for receiving a request for writing data at the location shown by a logical address, and an information obtaining device for obtaining the physical address corresponding to the logical address through the management information and for obtaining first management information to control the location when the location is used and second management information to control the location which is not yet used. The nonvolatile storage device further includes an area obtaining device for obtaining an area which is not yet used as an area to store third management information and fourth management information from the first storage device, second storage device for replacing the first physical address in the first management information with the second physical address and for storing the management information made to correspond to the area storing the fourth management information as the third management information, and a third storage device for replacing the second physical address in the second management information with the first physical address and for storing the first physical address as the fourth management information obtained through the area obtaining device.

7 Claims, 10 Drawing Sheets



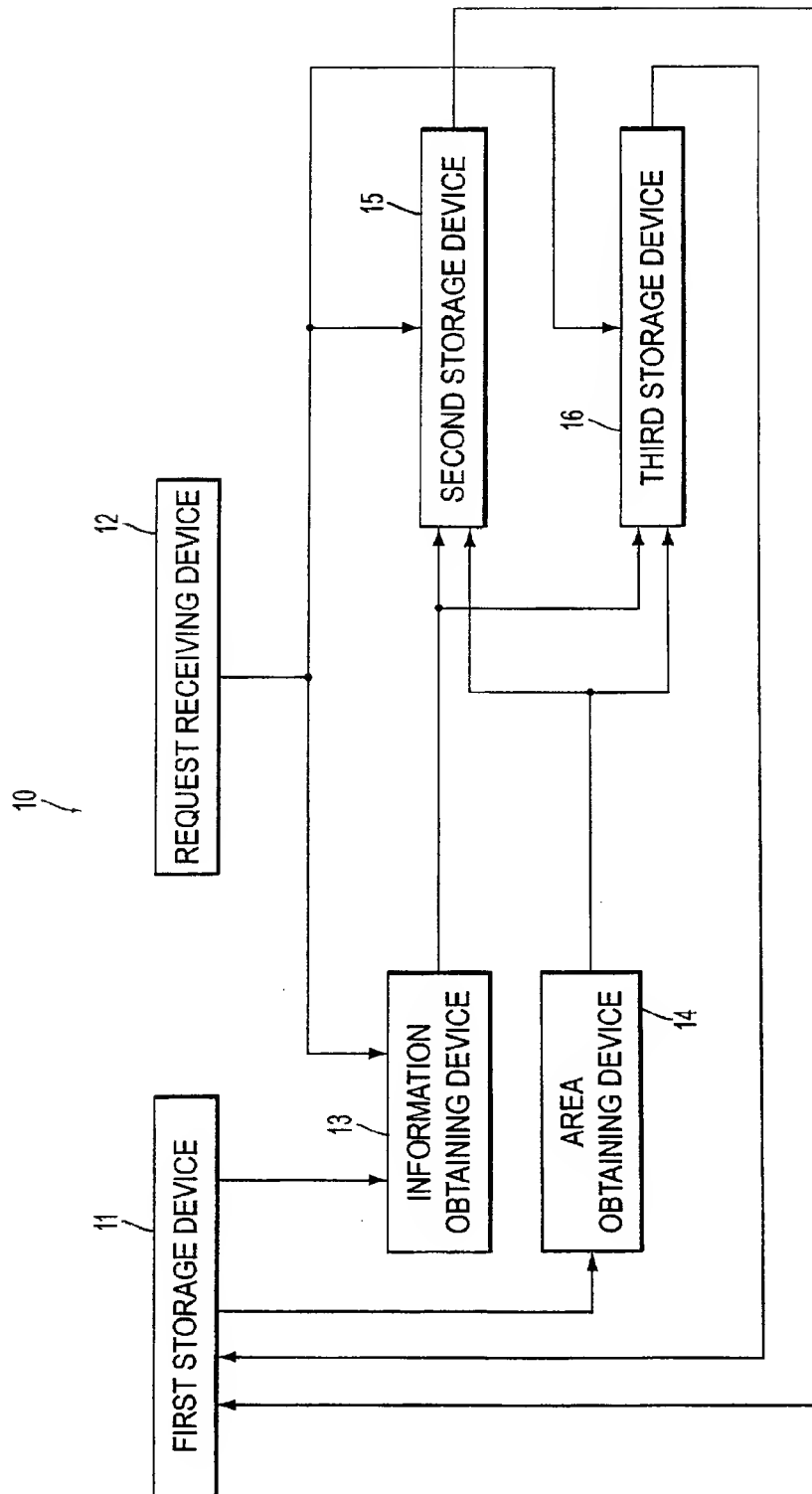
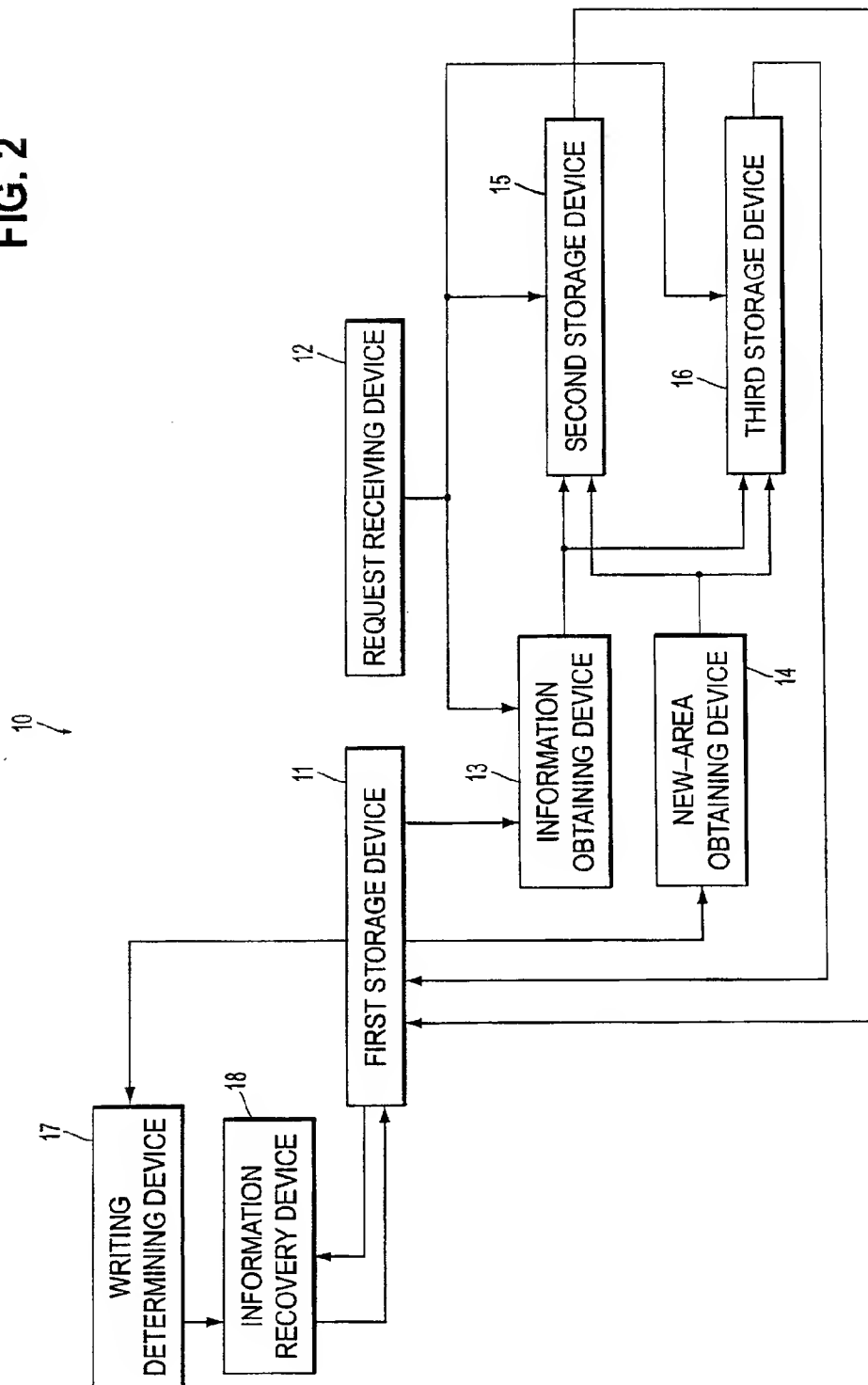


FIG. 1

FIG. 2



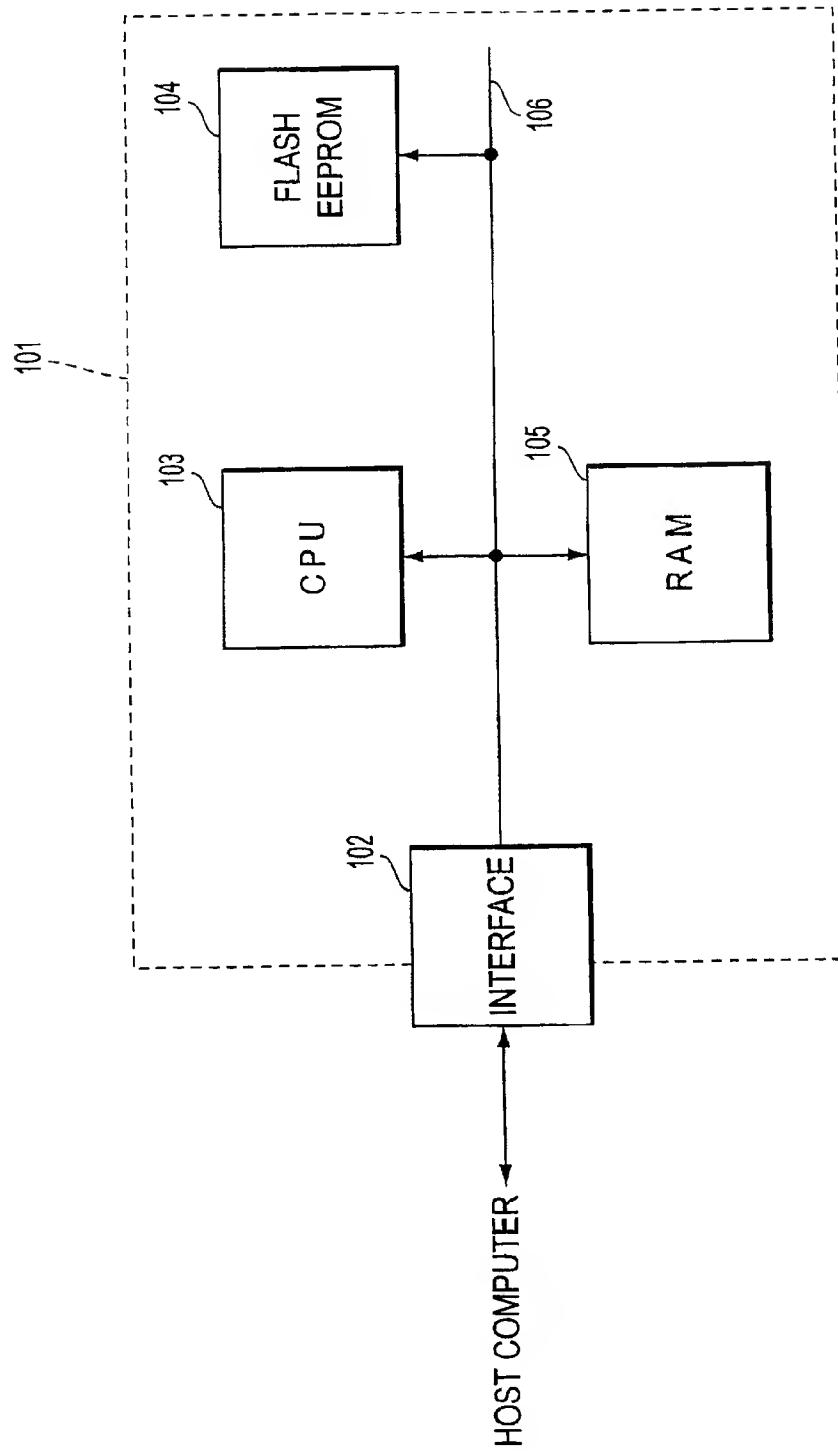
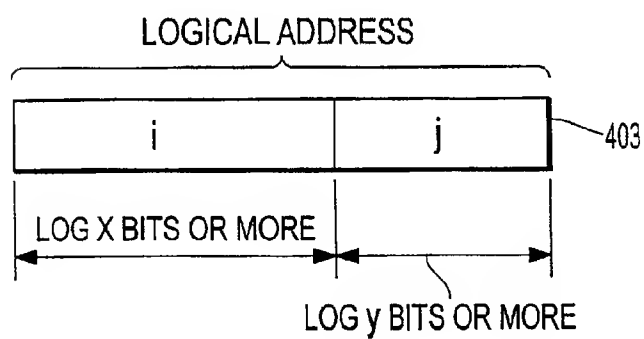
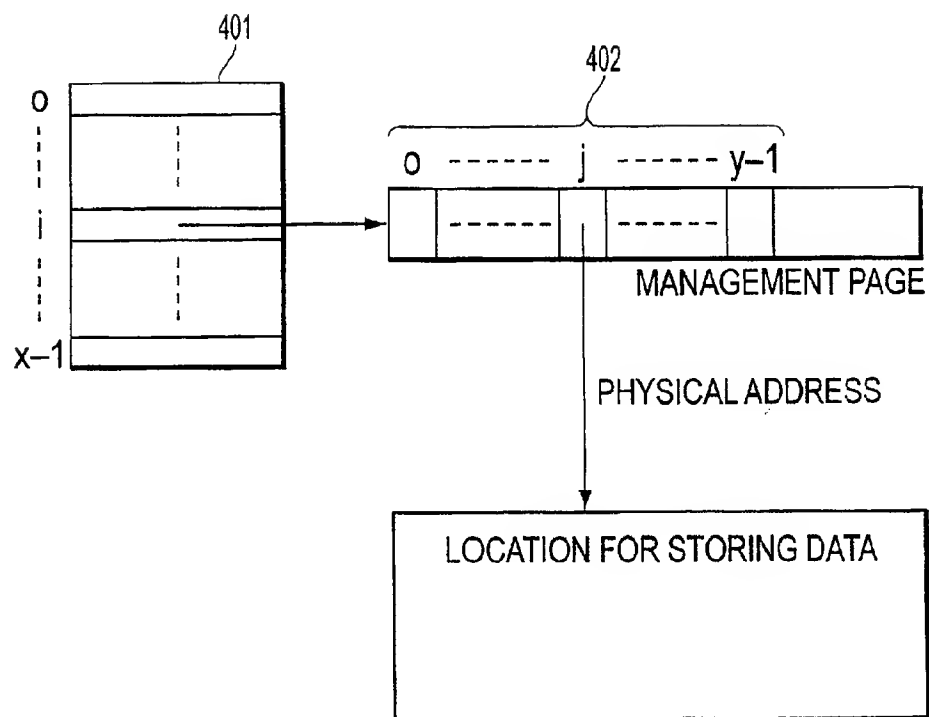


FIG. 3

**FIG. 4**

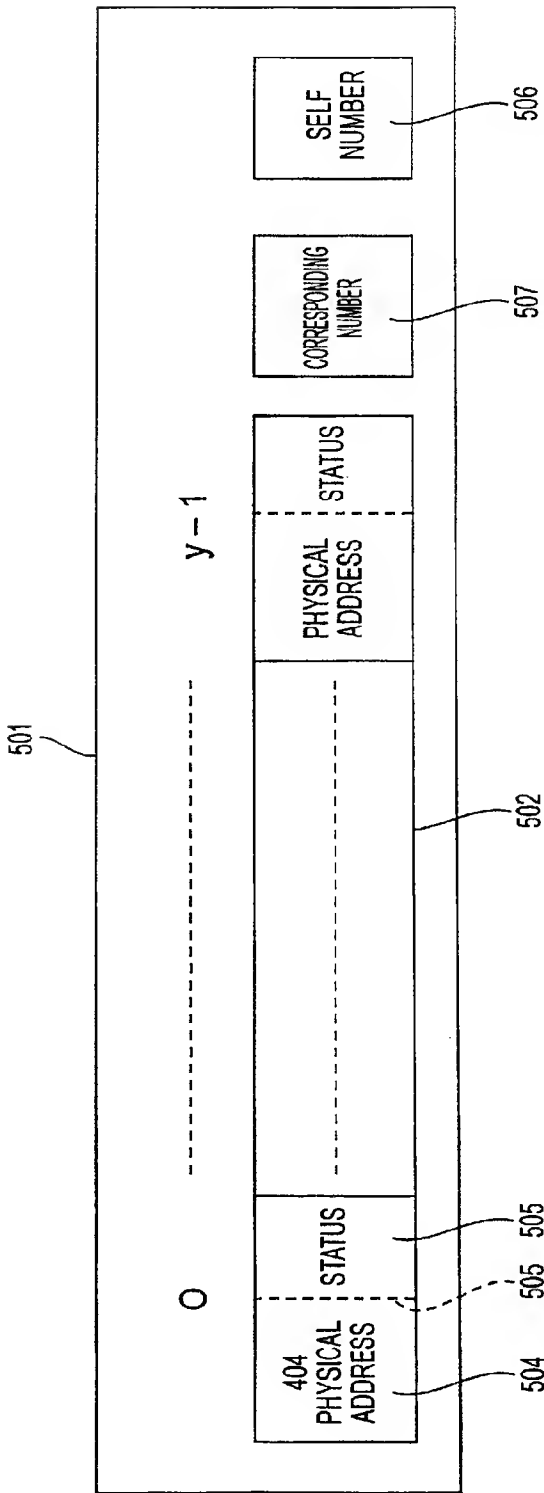
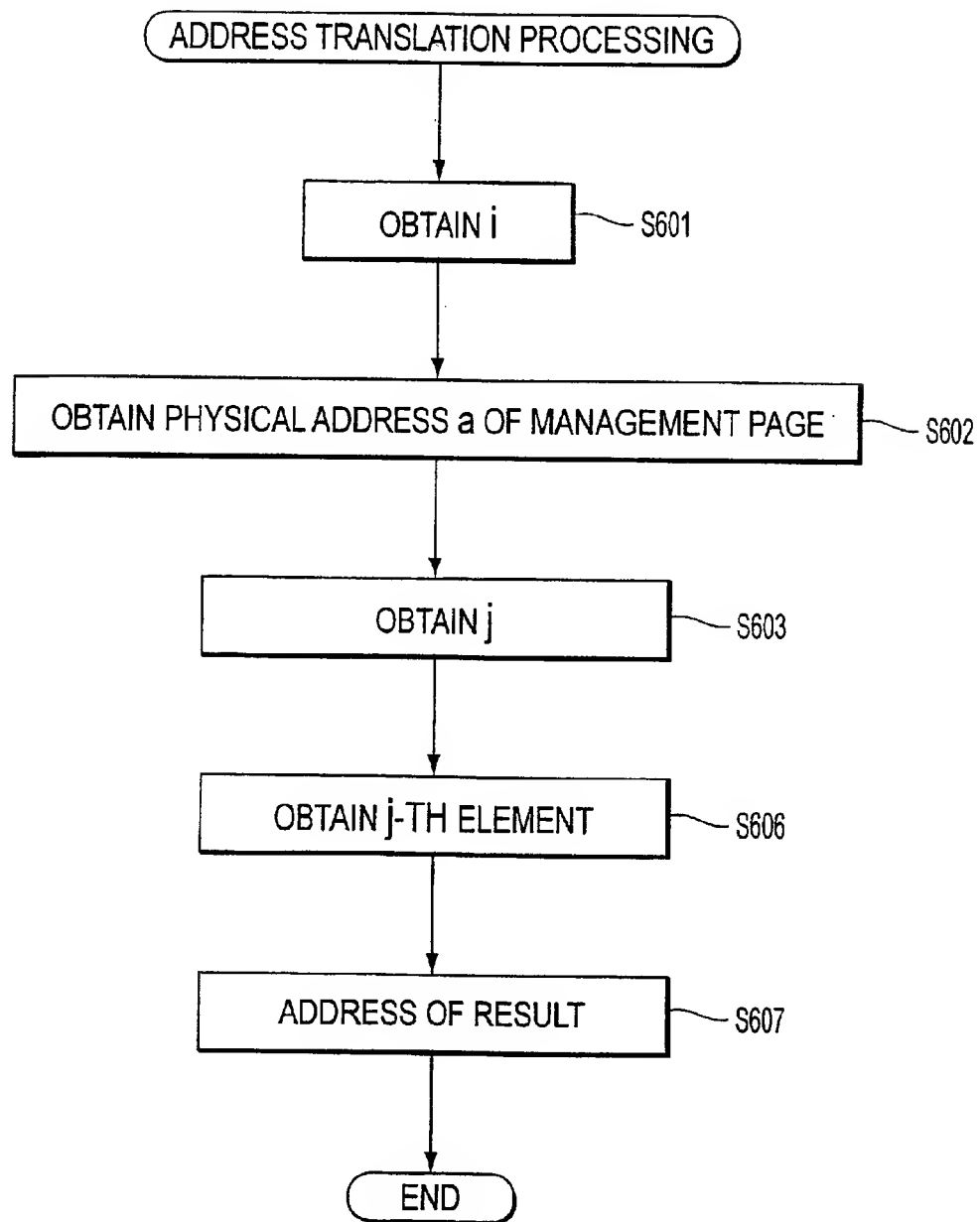


FIG. 5

**FIG. 6**

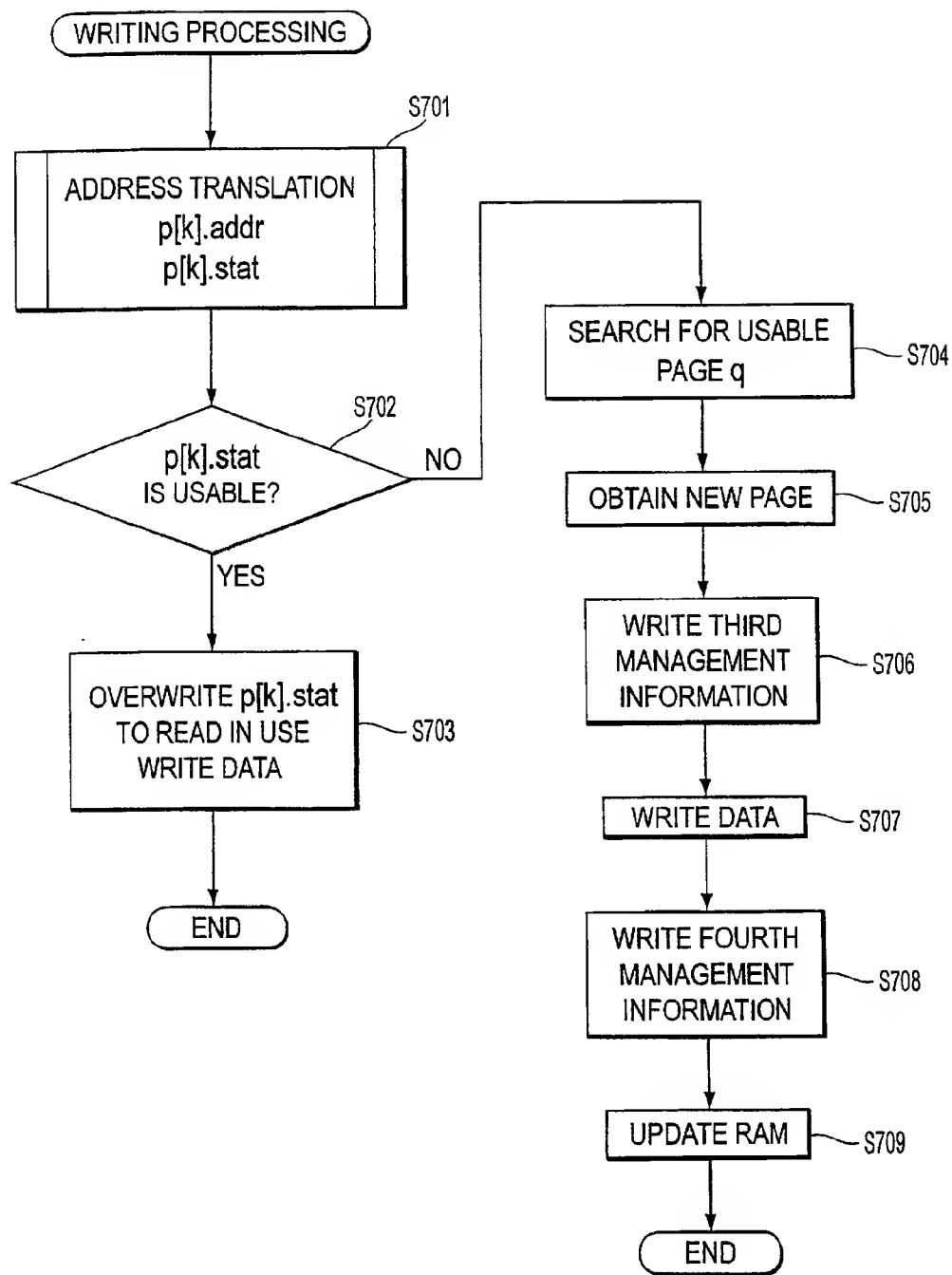
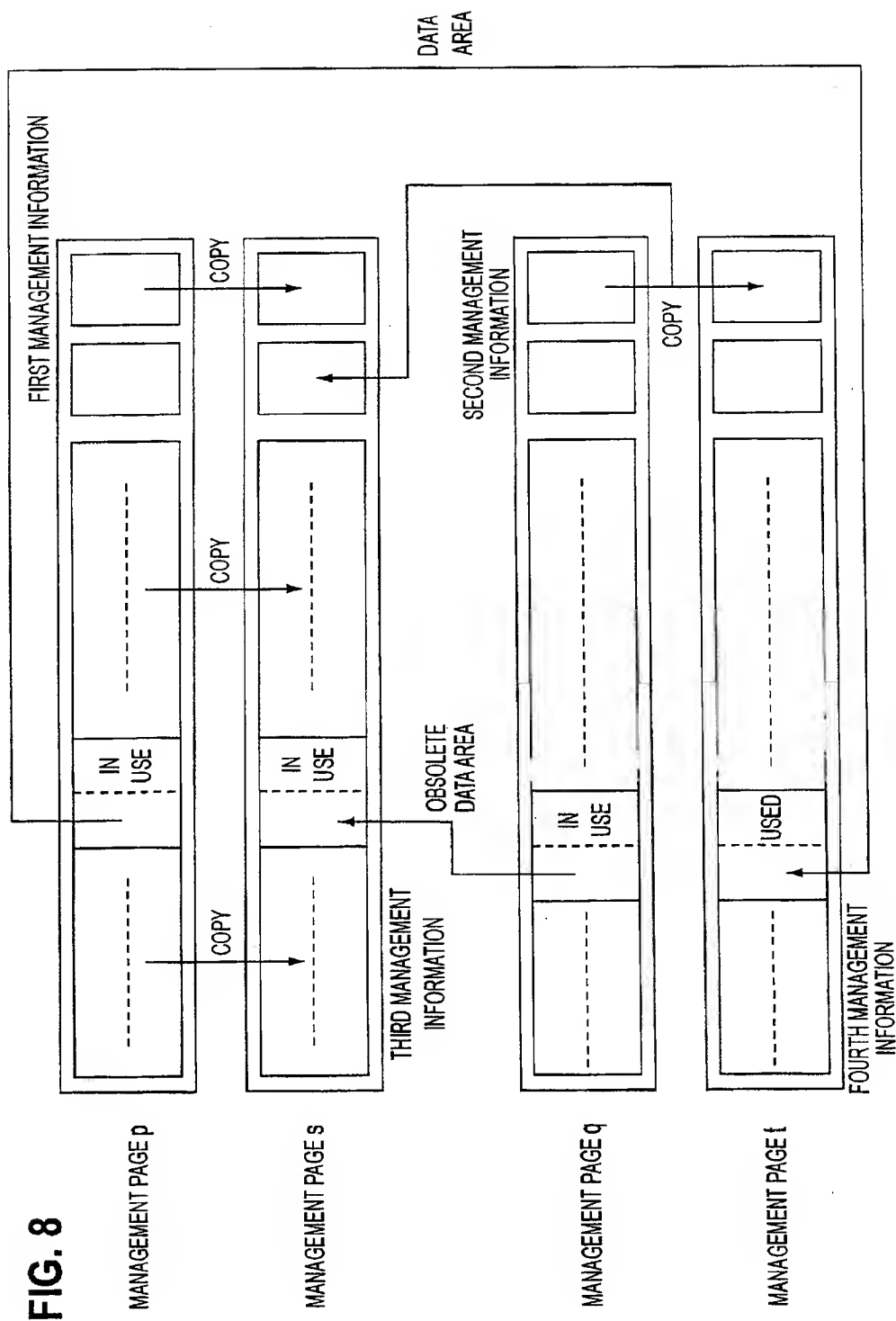


FIG. 7



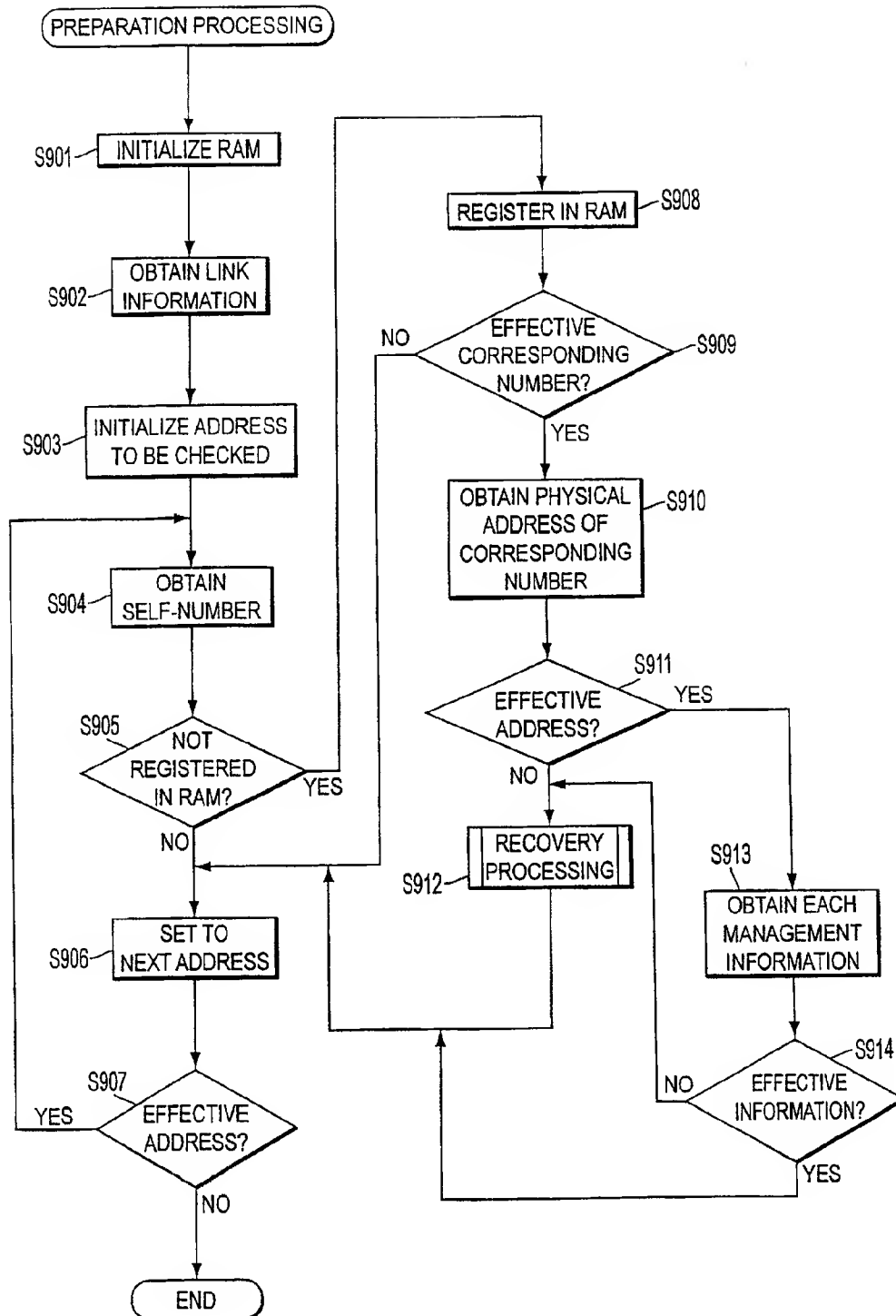
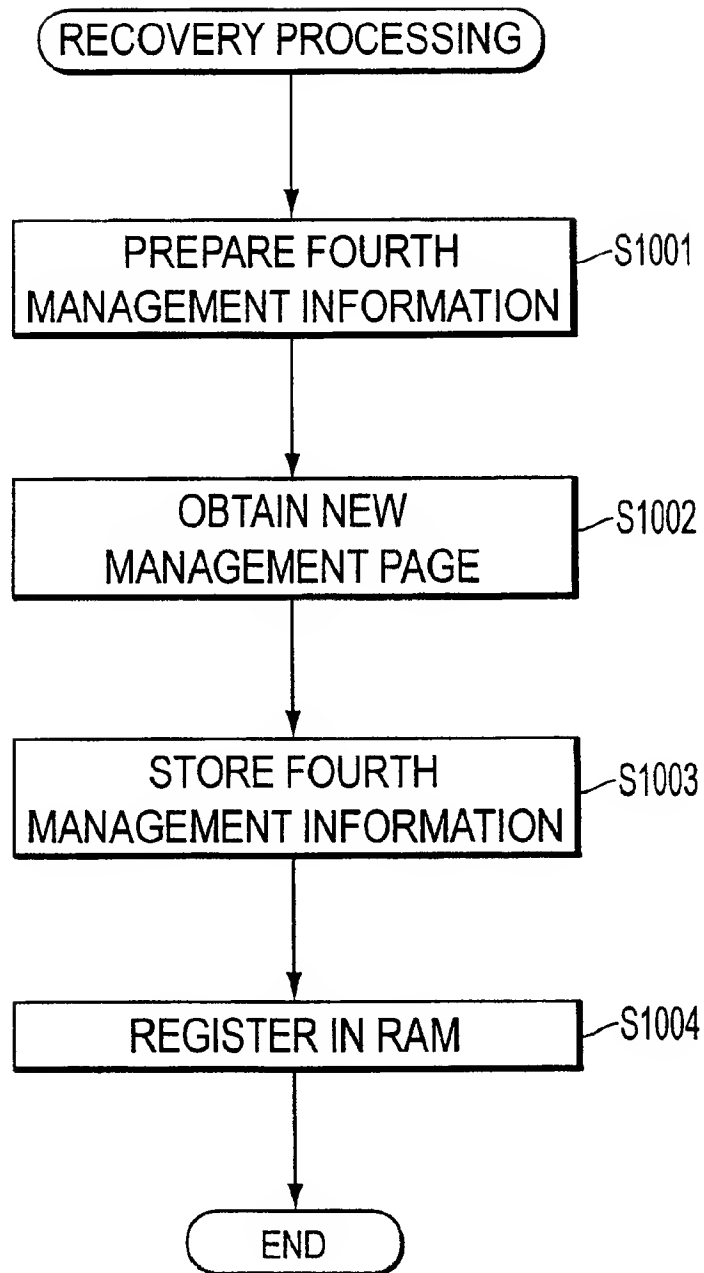


FIG. 9

**FIG. 10**

NON-VOLATILE STORAGE, THE CONTROLLING METHOD, AND INFORMATION MEMORY MEDIUM

BACKGROUND OF THE INVENTION

1. Field of the Invention

The present invention relates to a nonvolatile storage device, a control method of the nonvolatile storage device, and an information recording medium in which the nonvolatile storage device is realized, and more particularly to a nonvolatile storage device in which data can be written through the conversion of logical addresses to physical addresses and in which management information of the data can be recovered when data writing is interrupted, a control method for the nonvolatile storage device, and an information recording medium in which a program for controlling the nonvolatile storage device is recorded.

Further, the present invention relates to memory cards such as ATA (AT Attachment) cards, SSFDC (Solid State Floppy Disk Card Forum) cards, etc. in which data storage locations can be designated in the same way as in hard disks and floppy disks, a control method for the memory cards, and an information recording medium in which a program for controlling the memory cards is recorded.

Further, the present invention relates to a nonvolatile storage device which is provided with a flash EEPROM (Electrically Erasable Programmable Read Only Memory) and a RAM (Random Access Memory), in which a translation table for translating logical addresses designated as requested to read and write data into physical addresses in the flash EEPROM is divided and stored in the flash EEPROM and the RAM, and in which the translation table is prepared in the RAM based on the data of the translation table stored in the flash EEPROM, a control method for the nonvolatile storage device, and an information recording medium in which a program for controlling the nonvolatile storage device is recorded.

2. Description of the Related Art

Memory cards such as ATA cards, SSFDC cards, etc., as nonvolatile storage devices, are becoming wide spread as external storage devices of computers, and standardization of their specifications is in progress.

In particular, memory cards according to the PC (Personal Computer) card standard or the PCMCIA (Personal Computer Memory Card International Association) standard operate as an external storage device when they are connected to their host computers, and when the memory cards are disconnected from their host computers, they can be moved and carried alone with the data stored therein. Even if their host computers are powered on, hot connection and disconnection are possible. Because of such advantages, memory cards such as ATA cards, etc. are widely used as a means to record photograph data taken by digital cameras, etc. and to transfer the data to their host computers.

When memory cards such as ATA cards, SSFDC cards, etc. are requested to write and read data by their host computers to which the memory cards are connected, it is required to designate storage locations for the data. When the storage locations are designated, integers called logical addresses are used. Logical addresses are also used to designate storage locations when writing to and reading from hard disks and floppy disks are performed. Further, there are cases where the logical addresses are called logical block addresses.

For example, in accessing hard disks, as high-speed processing is possible when a certain amount of data such as

512 bytes of data are handled together, writing and reading are performed in units of a sector containing 512 bytes. Storage locations in actual hard disks are designated by a cylinder number, head number, sector number, etc., but in order to standardize the processing of reading and writing, the storage areas of hard disks are virtually arranged in a straight line and divided in sector units from the beginning, and they are numbered. These numbers mean logical addresses. In the case of floppy disks, logical addresses can be defined in the same way.

In host computers, logical addresses are used to access hard disks, etc., and therefore, when such a designating method of storage locations is made available to memory cards such as ATA cards, SSFDC cards, etc., it is useful in development of applications and data management. Therefore, in such memory cards, control is required so as to be able to designate storage locations using logical addresses.

Further, also when memory cards are connected to the above-mentioned digital cameras, logical addresses are used to designate storage locations in order that the digital cameras request the memory cards to write and read data. That is, the digital cameras operate as the above-mentioned host computer.

Now, such memory cards are realized because of nonvolatile storage devices, flash EEPROMs in particular, contained therein. The storage area of the flash EEPROMs is divided into one or a plurality of blocks, each block is divided into one or a plurality of pages, and each page is composed of a storage area in which the same capacity as a unit in writing and reading from hard disks, etc., for example, 512 bytes, can be stored. Further, a type in which an additional redundant area, for example, a storage area of 16 bytes, is added on each page is also widely used. The former has a capacity of 512 bytes in one page and the latter has a capacity of 528 bytes in one page, but it is common to both that the same 512 bytes of data, as a unit in reading and writing by host computers, can be stored.

Locations of the storage areas in flash EEPROMs can be uniquely identified by designating a chip number, block number in the chip, and page number in the block. Then, the storage areas in the flash EEPROMs are virtually arranged in a straight line and each page is sequentially numbered in units of pages from the beginning. These numbers are called physical addresses. That is, the locations in the storage areas in the flash EEPROMs can be designated by the physical addresses.

SUMMARY OF THE INVENTION

Flash EEPROMs are read-only memories which can be electrically erasable. That is, in principle, data can be written only once on electrically erased pages. Therefore, when it is required to change data stored on a certain page, firstly the page is erased and then new data are required to be written. Further, in flash EEPROMs, in order to decrease the number of elements and perform high-speed processing, the above-mentioned erasure is technically characterized in that it is carried out in units of block.

Further, some flash EEPROMs have a function of overwriting on their pages which already have data written thereon, on the redundant portions in particular. However, regarding such an overwriting function, the number of times of overwriting is limited in most cases. Further, there are also many flash EEPROMs which do not have the function of overwriting.

In such memory cards, by converting the logical addresses designated by their host computers into physical

addresses, writing and reading from the pages located at the physical addresses are performed. However, because the writing is limited as described above, it is highly possible that the correspondence between the logical addresses and the physical addresses be frequently changed.

Up to now, a method of storing management information for making logical addresses correspond to physical addresses also in flash EEPROMs has been known. Further, in order to speed up reading and writing, a method which is provided for RAMs besides flash EEPROMs, in which an address translation table for translating logical addresses into physical addresses is stored, and in which when the correspondence between the logical addresses and the physical addresses is updated, the address translation table stored in the RAMs is also updated, has been proposed.

In such memory cards, memory cards according to the PC card standard in particular, hot unplugging is possible only when the writing process is not being performed, but there are cases where the memory cards are mistakenly pulled out by the user while the writing process is being performed. Further, when the memory cards are used as a storage device of digital cameras, etc., there are cases where power is turned off because of battery exhaustion during the writing process. In such cases, the demand for most appropriate adjustment of the management information for making logical addresses correspond to physical addresses and for the least amount of obstacles to the use of the memory cards is great.

In order to solve the above problems, it is an object of the present invention to provide a nonvolatile storage device in which data can be written through translation of logical addresses into physical addresses, and in which, when the operation of the data writing is interrupted, the management information of the data can be recovered, a control method for the nonvolatile storage device, and an information recording medium in which a program for controlling the nonvolatile storage device is recorded.

Further, it is an object of the present invention to provide memory cards such as ATA cards, SSFDC cards, etc. in which data storage locations can be designated in the same way as in hard disks and floppy disks, a control method for the memory cards, and an information recording medium in which a program for controlling the memory cards is recorded.

Further, it is an object of the present invention to provide a nonvolatile storage device which is provided with a flash EEPROM and a RAM, in which a translation table for translating logical addresses designated as requested to read and write data into physical addresses in the flash EEPROM is divided and stored in the flash EEPROM and the RAM, and in which the translation table is prepared in the RAM based on the translation table stored in the flash EEPROM, a control method for the nonvolatile storage device, and an information recording medium in which a program for controlling the nonvolatile storage device is recorded.

A first exemplary embodiment of this invention is a nonvolatile storage device, by including:

- (a) a first storage device for storing data and management information that makes a logical address correspond to a physical address of the location of an area storing the data;
- (b) a request receiving device for receiving a request for writing data at any location indicated by a logical address;
- (c) an information obtaining device for obtaining the physical address corresponding to a logical address

received by the request receiving device through the management information stored in the first storage device, and for obtaining first management information storing the management information to control the physical address when the location indicated by the first physical address is used and second management information storing the management information to control the second physical address of a location which is not yet used;

- (d) an area obtaining device for obtaining, from the first storage device, an area which is not yet used as an area to store third management information and fourth management information;
- (e) a second storage device for replacing the first physical address contained in the first management information obtained by the information obtaining device with the second physical address, and for storing management information made to correspond to the area storing the fourth management information obtained by the area obtaining device in the area storing the third management information obtained by the area obtaining device; and
- (f) a third storage device for replacing the second physical address contained in the second management information obtained by the information obtaining device with the first physical address, and for storing the second physical address in the area storing the fourth management information obtained by the area obtaining device.

Moreover, "used" indicates both cases, that is, the case where the area is presently in use and the case where the area was used in the past and only obsolete data are stored therein at present, and accordingly, the area means "erasable" in flash EEPROMs. Hereinafter, the same applies.

FIG. 1 is a block diagram showing the outline of the first exemplary embodiment of this invention. In a nonvolatile storage device 10 according to the first exemplary embodiment of this invention:

the first storage device 11 stores data and management information that makes a logical address correspond to a physical address of the location of an area storing the data;

the request receiving device 12 receives a request for writing data at any location indicated by a logical address;

the information obtaining device—obtains the physical address corresponding to a logical address received by the request receiving device 12 through management information stored in the first storage device 11, and obtains first management information storing the management information to control the physical address when the location indicated by the first physical address is used and second management information storing the management information to control the second physical address of a location which is not yet used;

the area obtaining device 14 obtains, from the first storage device 11, an area which is not yet used as an area to store third management information and fourth management information;

the second storage device 15 replaces the first physical address contained in the first management information obtained by the information obtaining device 13 with the second physical address, and stores management information made to correspond to the area storing the fourth management information obtained by the area obtaining device in the area storing the third management information obtained by the area obtaining device 14; and

5

the third storage device 16 replaces the second physical address contained in the second management information obtained by the information obtaining device 13 with the first physical address, and stores the second physical address in the area storing the fourth management information obtained by the area obtaining device 14.

According to the first exemplary embodiment of this invention, a nonvolatile storage device in which data can be written through the translation of logical addresses into physical addresses can be provided.

Further, a memory card such as an ATA card, SSFDC card, etc. in which storage locations of data can be designated in the same way as in hard disks and floppy disks can be provided.

A second exemplary embodiment of this invention is the nonvolatile storage device of the first exemplary embodiment of this invention, further including:

- (g) a writing determining device for determining whether the fourth management information to be stored by the third storage device is stored in the area storing the fourth management information made to correspond to the third management information stored by the third management information storage means; and
- (h) information recovery device for replacing the second physical address contained in the second management information with the first physical address based on the first management information and the second management information to be stored in the first storage device when the writing determining device determined that no fourth management information is stored and for recovering the fourth management information by storing the second physical address in the area made to correspond to the third management information stored by the second storage device.

FIG. 2 shows a block diagram showing the outline of the second exemplary embodiment of this invention. Moreover, in FIG. 2, the elements having the same function as in FIG. 1 are given the same reference numerals.

In the second exemplary embodiment of this invention:

the writing determining device 17 determines whether the fourth management information to be stored by the third storage device is stored in the area storing the fourth management information made to correspond to the third management information stored by the second storage device 15; and

the information recovery device 18 replaces the second physical address contained in the second management information with the first physical address based on the first management information and the second management information to be stored in the first storage device 11 when the writing determining device 17 determined that no fourth management information is stored and recovers the fourth management information by storing the second physical address in the area made to correspond to the third management information stored by the second storage device.

According to the second invention, a nonvolatile storage device can be provided in which, when the operation of writing data through the translation of logical addresses into physical addresses is interrupted, the management information of the data can be recovered.

A third exemplary embodiment of this invention is the nonvolatile storage device of the first exemplary embodiment of this invention or second exemplary embodiment of this invention, wherein the first storage device consist device comprises a nonvolatile storage device or a combination of the nonvolatile storage device and a volatile storage device.

6

According to the third exemplary embodiment of this invention, a nonvolatile storage device which is provided with a flash EEPROM and a RAM can be provided, in which a translation table for translating logical addresses to be designated as requested to read and write data into physical address in the flash EEPROM is divided and stored in the flash EEPROM and the RAM, and in which the translation table is prepared in the RAM based on the translation table stored in the flash EEPROM.

A fourth exemplary embodiment of this invention is a control method for a nonvolatile storage device provided with a storage device storing data and management information to make a logical address correspond to a physical address of the location of an area storing the data, the control method being including:

- (a) a request receiving step for receiving a request for writing data at any location shown by a logical address;
- (b) a before-writing information obtaining step for obtaining a physical address corresponding to the logical address received in the request receiving step through management information stored in the storage device and for obtaining first management information storing the management information to control the physical address when the location shown by the first physical address is used and second management information storing the management information to control a second physical address of a location which is not yet used;
- (c) a new-area obtaining step for obtaining, from the storage device, an area which is not yet used as an area to store third management information and fourth management information;
- (d) a third management information storage step for replacing the first physical address contained in the first management information obtained in the before-writing information obtaining step with the second physical address and for storing management information made to correspond to the area storing the fourth management information obtained in the new-area obtaining step in the area storing the third management information obtained in the new area obtaining step; and
- (e) a fourth management information storage step for replacing the second physical address contained in the second management information obtained by the before-writing information obtaining step with the first physical address and for storing the second physical address in the area storing the fourth management information obtained in the new-area obtaining step.

A fifth exemplary embodiment of this invention is a control method for the nonvolatile storage device as discussed above, further including:

- (f) a writing determining step for determining whether the fourth management information to be stored in the fourth management information storage step is stored in the area to store the fourth management information made to correspond to the third management information stored in the third management information storage step; and
- (g) a fourth management information recovery step for replacing the second physical address contained in the second management information with the first physical address based on the first management information and the second management information stored in the storage device when the writing determining step determined that no fourth management information is

stored, and for recovering the fourth management information by storing the first physical address in the area made to correspond to the third management information stored in the third management information storage step.

By executing a method according to the fourth and fifth exemplary embodiment of this invention on a nonvolatile storage device, a nonvolatile storage device according to the first through third exemplary embodiment of this invention can be provided. By this, the same effect as in the first through third exemplary embodiment of this invention is produced.

A sixth exemplary embodiment of this invention is an information recording medium in which is recorded a program for controlling a nonvolatile storage device provided with a storage device storing data and management information to make a logical address correspond to a physical address of the location of an area storing the data, the program including:

- (a) a request receiving step for receiving a request for writing data at any location shown by a logical address;
 - (b) a before-writing information obtaining step for obtaining a physical address corresponding to the logical address received in said request receiving step through the management information stored in the storage device and for obtaining first management information storing management information to control the physical address when the location shown by the first physical address is used and second management information storing management information to control the second physical address of a location which is not yet used;
 - (c) a new-area obtaining step for obtaining, from the storage device, an area which is not yet used as an area to store third management information and fourth management information;
 - (d) a third management information storage step for replacing the first physical address contained in the first management information obtained in the before-writing information obtaining step with the second physical address, and for storing management information made to correspond to the area storing the fourth management information obtained in the new-area obtaining step in the area storing the third management information obtained in the new area obtaining step; and
 - (e) a fourth management information storage step for replacing the second physical address contained in the second management information obtained in the before-writing information obtaining step with the first physical address, and for storing the first physical address in the area storing the fourth management information obtained in the new-area obtaining step.
- A seventh exemplary embodiment of this invention is an information recording medium recording a program for controlling the nonvolatile storage device as discussed above, the program further including:
- (f) a writing determining step for determining whether the fourth management information to be stored in the fourth management information storage step is stored in the area storing the fourth management information made to correspond to the third management information stored in the third management information storage step, and
 - (g) a fourth management information recovery step for replacing the second physical address contained in the second management information with the first physical

address based on the first management information and the second management information stored in the storage device when the writing determining step determines that no fourth management information is stored and for recovering the fourth management information by storing the first physical address in the area made to correspond to the third management information stored in the third management information storage step.

According to the sixth and seventh exemplary embodiment of this invention, by using an information recording medium recording these programs, these programs become products to be easily distributed and sold separately from the nonvolatile storage devices. Further, when the programs recorded in an information recording medium of the present invention are executed on nonvolatile storage devices, a nonvolatile storage device according to the first through third exemplary embodiment of this invention, and a control method of a nonvolatile storage device according to the fourth or fifth exemplary embodiment of this invention can be fulfilled, and the same result as in these exemplary embodiments can be obtained.

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is a block diagram showing the outline of a nonvolatile storage device of a first exemplary embodiment of this invention.

FIG. 2 is a block diagram showing the outline of a nonvolatile storage device of a second exemplary embodiment of this invention.

FIG. 3 is a block diagram showing the basic construction of a nonvolatile storage device (memory card) of the present invention.

FIG. 4 is an illustration showing the storage configuration of management information of a nonvolatile storage device (memory card) of the present invention.

FIG. 5 is an illustration showing the configuration of a management page of a nonvolatile storage device (memory card) of the present invention.

FIG. 6 is a flowchart showing a procedure of address translation processing of a nonvolatile storage device (memory card) of the present invention.

FIG. 7 is a flowchart showing a procedure of writing processing of a nonvolatile storage device (memory card) of the present invention.

FIG. 8 is an illustration showing the configuration of a management page to be processed by writing processing of a nonvolatile storage device (memory card) of the present invention.

FIG. 9 is a flowchart showing a procedure of preparation processing of a first address translation table of a nonvolatile storage device (memory card) of the present invention.

FIG. 10 is a flowchart showing a procedure of preparation processing of a second address translation table of a nonvolatile storage device (memory card) of the present invention.

DETAILED DESCRIPTION OF PREFERRED EMBODIMENTS

Hereinafter, an embodiment of the present invention is described. Moreover, the present embodiment is to describe the present invention and is not intended to limit the scope of the present invention. Therefore, it is possible for one skilled in the art to adopt embodiments where each of the elements can be replaced with an equivalent one, and these embodiments are included in the scope of the present invention.

Further, it is possible for logical addresses and physical addresses to be managed in units of any data size such as one sector (512 bytes), a sector group (a plurality of sectors), one page (512 bytes, or 528 bytes including a redundant portion), one block (a plurality of pages), etc., and the logical address unit and the physical address unit may be different from each other. These embodiments are also contained in the scope of the present invention.

FIG. 3 is a block diagram showing the basic construction of a nonvolatile storage device (memory card) according to the present invention. A memory card 101 is provided with an interface 102, a CPU 103, a flash EEPROM 104, and a RAM 105, and these are connected through a bus 106.

The interface 102 receives requests for writing and reading data sent by a host computer, and sends the response to these requests to the host computer. Further, it is possible to supply power from the host computer through the interface 102. Further, when the memory card 101 is composed of an ATA card, the interface 102 has the construction and shape according to the PC card (PCMCIA) standard.

When the memory card 101 is connected to the host computer and the power supply starts, the CPU 103 prepares a first address translation table based on a second address translation table stored in the flash EEPROM 104, and the first address translation table is stored in the RAM 105.

Further, when the processing of writing and reading data is performed between the memory card 101 and the host computer, the data transfer can be sped up by buffering data being transferred using the RAM.

Further, after the CPU 103 has made an image of data to be practically written on each page of the flash EEPROM, for example, an image of 528 bytes inside the RAM 105, the CPU 103 writes this together on a desired page in the flash EEPROM 104. At this time, high-speed data transfer can be realized by a DMA (Direct Memory Access) transfer device (not illustrated) contained in the CPU 103 through the bus 106.

Moreover, by separately preparing a RAM to be used for buffering for data transfer and by connecting the RAM to the bus 106, the RAM can be made to be a different chip from the RAM 105 storing the first address translation table.

Each page in the flash EEPROM 104 can be classified as a page mainly storing data written by the host computer, or as a page storing the second address translation table.

Further, the CPU 103 is provided with a program ROM (not illustrated). In this program ROM, a program for controlling the memory card is recorded, and when the power is turned on, the CPU 103 is loaded with the program recorded in the program ROM, and after the loading, the CPU 103 continues to execute the memory card control program. When the program ROM is replaced with an EEPROM, by storing another memory card control program which is separately distributed, updating of the new program is possible.

Further, the CPU 103 provided with a RAM such as a register, cache, memory, etc. inside can be used as a temporary storage area. Because the reading and writing in the storage area does not require the use of the bus 106, higher-speed processing can be performed.

Here, the flash EEPROM 104 and the RAM 105, which store the first address translation table and the second address translation table and which also store data in the area controlled by both the table, function as a first storage device 11.

The interface 102 functions as a request receiving device 12.

The CPU 103 working together with the flash EEPROM 104 and the RAM 105 functions as an information obtaining device 13, an area obtaining device 14, third management information storage device 15, third storage device 16, a writing determining device 17, and an information recovery device 18.

FIG. 4 shows the construction of a table storing the correspondence between logical addresses and physical addresses of an embodiment of a nonvolatile storage device (memory card) according to the present invention.

The RAM 105 stores a first address translation table 401 and the flash EEPROM 104 stores a second address translation table 402 to which each item in the first address translation table makes reference.

In the present embodiment, as the address translation table is divided into two stages, the logical address 403 is divided into the same number as the number of stages, that is, it is divided into two bit strings. The two bit strings are designated, for example, as i and j from the higher order to lower order.

When the first address translation table 401 is stored in the form of an array (number of elements is x) in the RAM 105, the bit string i requires a number of bits which can express the number of elements x .

That is,

$$i \geq \log x,$$

where the base of the logarithm is two.

When each entry of the second address translation table 402 is stored in the form of an array (number of elements is y) in the flash EEPROM 104, the bit string j requires a number of bits which can express the number of elements y . That is,

$$j \geq \log y.$$

Each entry of the second address translation table 402 can be set for a size which fits into one page of the flash EEPROM 104. Moreover, although this one page is called a "management page" for convenience, the size of the management page is not limited to one page of the flash EEPROM, and may be a plurality of bytes, a plurality of pages, a block, or a plurality of blocks.

FIG. 5 is an illustration showing the management page. The management page 501 is composed of one page of the flash EEPROM 104, and stores an array 502 having y number of elements. Each element 503 of the array contains the following data:

a physical address area 504 storing physical addresses 404 corresponding to logical addresses 403; and

a status area 505 storing flags indicating "in use" where effective data have been written at the physical address 404 and are stored, "erasable" where old data have been written but the data are obsolete, or "usable" where the area has been erased.

Besides these, the management page 501 includes a self-number area 506 storing the higher-order value i of the logical addresses 403 controlled by the management page. Moreover, the higher-order value i is called "self-number".

Further, the management page 501 includes a corresponding number area 507 storing the self-number of a management page corresponding to the management page 501.

Moreover, a byte, page, block, a plurality of blocks, etc. can be considered as a unit for physical addresses 404 as described earlier, and the advantages of the present invention can be obtained by using any of them.

11

Hereinafter, with reference to FIG. 6, the processing of address translation for translating logical addresses 403 into physical addresses 404 is described. FIG. 7 shows a flow-chart concerning the procedure of the address translation processing. Moreover, the logical addresses 403 are mostly what are received by the interface 102 together with requests for writing and for reading, but these are not limited thereto.

First, the CPU 103 obtains the higher-order value i of the bit string of the logical address 403 (step S601).

Next, the CPU 103 obtains the i -th element in the array of the first address translation table 401 stored in the RAM 105 (step S602). This device the second address translation table 402, that is, a physical address a of a management page p . Moreover, even if the unit of the physical address a is any of a byte, page, block, and a plurality of blocks, the advantages of the present invention can be obtained. Further, the unit of the physical address a may be different from the unit of the physical address stored in the physical address area 504 of the management page 501.

Further, the CPU 103 obtains the lower-order value j of bit string of the logical address 403 (step S603).

Then the CPU 103 obtains the j -th element in the array of the obtained management page 501 (step S606).

In this way, the CPU 103 can obtain the resultant value of a physical address from the physical address area 504 of the obtained element (step S607), and the present processing is finished. Moreover, by looking at the status area 505 of the obtained element, it becomes clear whether the data stored at the appropriate physical address is effective or not.

When data are read out from a nonvolatile memory by designating a logical address, the data stored in a byte, byte-string, page, block, a plurality of blocks, etc. disposed at the physical address obtained by address translation processing may be read out.

As one of suitable embodiments, there are cases where logical addresses having the same size as the page of the flash EEPROM are given. Then, a value obtained by dividing the logical address by the number of pages per block defines a new "logical address". When the above address translation processing is carried out on the "logical address", the "physical address" to be obtained is in units of block. Further, a desired location (in units of pages) is defined as a page which is the "remainder obtained when the logical address is divided by the number of pages per block"-th page out of pages constituting the blocks shown by the obtained "physical address". According to this method, the size (number of bits) of each element of the array stored in the management page can be reduced.

In the following, the writing processing where data are written in a nonvolatile memory by designating logical addresses is described with reference to FIG. 7. FIG. 7 shows a flowchart of the writing processing.

First, the CPU 103, by the above-mentioned address translation processing, obtains a management page p controlling the area storing data corresponding to logical addresses, the k -th element $p[k]$ in the array of the management page p , and the values of the physical address area $p[k].addr$ and the status area $p[k].stat$ of the element $p[k]$ (step S701).

Next, the CPU 103 determines whether the value of $p[k].stat$ is "usable" or not (step S702).

When the value is "usable" (step S702; Yes), the value of $p[k].stat$ is overwritten with "in use", data is written at the physical address shown by the value of $p[k].addr$ (step S703), and the present processing is finished. Here, the function of overwriting of the flash EEPROM can be utilized. Although there are many cases where the number of

12

times for overwriting is limited, because in the present method overwriting is performed only once at most, no problems are caused.

Moreover, in step S703, if the value of $p[k].stat$ is made "in use" and the other copied information is written using one page obtained which is not used yet, the same function can be performed without utilizing the function of overwriting.

On the other hand, when the value is not "usable" (step S702; No), any second address translation table is searched for a management page q where the information of the status area of any element of the array is "usable" (step S704). When this element is considered to be the h -th element, the value of $q[h].stat$ is "usable", and the physical address shown by the value of $q[h].addr$ makes reference to a byte, page, block, a plurality of pages, etc. of the flash EEPROM where writing is not performed after the data have been erased.

Here, the management page p is the management page where the first management information is stored, and the management page q is the management page where the second management information is stored.

Further, the CPU 103 obtains two pages which are not used yet (step S705). These are used as a management page s storing third management information and a management page t storing fourth management information.

When a new-area for management pages is obtained, it is desirable to obtain physical addresses in one direction from high-order to low-order or from low-order to high-order. Under such a configuration, lack of an area for management pages easily become clear. Moreover, when the area is lacking, garbage collection is carried out. For example, blocks where the status is "used" are erased and management pages are rearranged. In this way, an area for required new management pages is obtained.

When an area for management pages is made a fixed area, and when new management pages are obtained from the end of their addresses in order, if the physical address of the management page "obtained latest" is made available, all the management pages can be referred to. The physical address of the management page "obtained latest" is stored in the link area inside the flash EEPROM 104 and is used to prepare a first management table in the RAM 105 when the power is turned on. This is described later.

Next, the CPU 103 writes the following information in the management page s (step S706).

In the area ranging from the 0th element to the $(y-1)$ th element $s[u]$, when $u=k$, $p[u].addr$ is stored as the value of $s[u].addr$ and $p[u].stat$ is stored as the value of $s[u].stat$.

When $u=k$, $q[h].addr$ is stored as the value of $s[u].addr$ and "in use" is stored as the value of $s[u].stat$.

In the self-number area 506 in the management page s , the self-number of the management page s is stored.

In the corresponding number area 507 in the management page s , the self-number of the management page q is stored.

Moreover, the information of these is inseparably written together because of the characteristics of the flash EEPROM.

Further, the CPU writes data in the area shown by the physical address of $q[h].addr$ (step S707).

Next, the CPU 103 writes the following information in the management page t (step S708).

In the area ranging from the 0th element to the $(y-1)$ th element $t[v]$ in the array of the management page t , when $v=h$, $q[v].addr$ is stored as the value of $t[v].addr$ and $q[v].stat$ is stored as the value of $t[v].stat$.

When $v=h$, $p[k].addr$ is stored as the value of $t[v].addr$ and "used" is stored as the value of $t[v].stat$.

In the self-number area 506 of the management page t, the self-number of the management page q is stored.

Moreover, the information of these is also inseparably written together because of the characteristics of the flash EEPROM.

In FIG. 8, the outline of the management pages p, q, s, and t is shown. In the array of the management pages s and t, the values which are obtained when the elements p[k] and q[h] are exchanged in the array of the management pages p and q are stored.

In such a way that the corresponding number stored in the management page s is made to have the same value as the self-number of the management page t, the third management information and the fourth management information are made to correspond to each other.

Further, the combination of the management page p and management page s have the same self-number and the combination of the management page q and management page t have the same self-number. Because of this, the first management information can be obtained from the third management information, and the second management information from the fourth management information.

According to these, the corresponding number stored in the management page s device the self-number of the management page t, and accordingly the second management information can be obtained from the third management information. By utilizing these characteristics, the recovery processing to be described later is carried out.

Lastly, the CPU 103 updates the value of the i-th element in the array of the first management table to the physical address of the management page s, and updates the value of elements in the array which are required to make reference to the management page q to the physical address of the management page t (step S709).

In this way, the third management information functions as "information showing the start of data writing", and the fourth management information functions as "information showing the finish of data writing".

FIG. 9 is a flowchart showing the procedure of preparation of a first address translation table of a nonvolatile storage device (memory card) of the present invention. At the time when the power is turned on and a reset signal is sent from the host computer, the preparation of the first address translation table starts.

First, the CPU 103 of the memory card sets the value of each element in the array of the first address translation table to a value not existing as a physical address, for example, -1 (step S901). By looking at whether the value is -1 or not, it can be determined whether the corresponding element of the first address translation table is prepared or not.

Next, the CPU 103 of the memory card reads the value of a physical address stored in a fixed link area of the flash EEPROM 104 (step S902). From this value, the lowest-order physical address and the highest-order physical address of the management page storing a second address translation table can be obtained. By searching the management page from one of the addresses to the other, a first address translation table can be prepared.

Next, the address of the management page to be searched is set to be, for example, the highest-order physical address obtained in step S901 (step S903). In this case, the address of the management page to be processed next is obtained by decrementing the physical address.

Further, the CPU 103 obtains the self-number stored in the self-number area from the information stored in the management page (step S904).

Next, the CPU 103 searches for the value stored in the "self-number"-th element obtained by step S904 from the

array of the first address translation table and determines whether the value is -1 or not (step S905).

When the value is not -1 (step S905; No), the management information stored in the management page is obsolete, and this device that the control is maintained by a new management page. Then, the address of the management page to be processed next is decremented (step S906) to determine whether the address as a physical address of the management page is effective or not, and when the address is effective (step S907; Yes) the procedure returns to step S904. When the address is not effective (step S907; No), the preparation of the first address translation table is finished.

On the other hand, when the value is -1 (step S905; Yes), this device that the management page is the latest of the management pages controlling the self-numbers. Then, in the "self-number"-th element obtained in step S904, of the array of the first address translation table, the physical address of the management page is stored (step S908).

Further, the corresponding number stored in the corresponding number area of the appropriate management page is searched for to determine whether the value as the self-number is effective or not (step S909).

When the value of the corresponding number is not effective as a self-number (step S909; No), this device that the management page stores the fourth management information. Then, the processing of this management page is finished to return to step S906.

On the other hand, when the value of the corresponding number is effective as a self-number (step S909; Yes), this device that this management page stores the third management information. In that case, the value of the "corresponding number"-th element in the array of the first address translation table of the RAM 105 is obtained (step S910). Further, it is checked whether the value as a physical address of the management page is effective or not (step S911). When the value is not effective (step S911; No), because this device that the fourth management information is not stored, recovery processing is performed (step S912) and the processing of the management page is finished to return to step S906. Moreover, the detail of the recovery processing is described later.

On the other hand, if the value is effective (step S911; Yes), the management information of the physical address is obtained from the flash EEPROM 104. This corresponds to the fourth management information. Further, from the self-number of each of the third management information and the fourth management information, the first management information and the second management information stored in the flash EEPROM 104 are obtained (step S913).

Further, these four pieces of management information are compared to check whether the fourth management information is effective or not (step S914).

As described earlier, when it is effective:

most of the first management information and the third management information are common;
most of the second management information and the fourth management information are common; and
in the above two combinations, the information portions which are not common have a relationship in which the values are exchanged between them.

The situation is as shown in FIG. 8.

When the fourth management information is effective (step S914; Yes), the procedure returns to step S906.

When the fourth management information is not effective (step S914; No), recovery processing is performed (step S912) and the procedure returns to step S906. The recovery processing is described below.

15

FIG. 10 is a flowchart showing the procedure of recovery processing of a second address translation table of a non-volatile storage device of the present invention.

First, the CPU 103 compiles the fourth management information in the RAM 105 based on the first through third management information (step S1001). As shown in FIG. 8, from the first through third management information, the fourth management information can be compiled.

Next, a new management page is obtained (step S1002), and the fourth management information is stored on the page (step S1003).

Further, the physical addresses of the page are stored as an element in the array of the corresponding RAM 105 (step S1004), and the present processing is finished.

Moreover, in the above embodiments, the determination of whether recovery processing is started or not is made when the latest page of each "self-number" is obtained, but the following embodiment can be adopted.

That is, a plurality of blocks, all of which are linked and used for management, are searched for only the latest page having the physical address value stored in the link area, and only this page is used for determination. The reason why such an embodiment can be realized is that even if an interruption, such as switching off the power, occurs at any time, only the management page storing the latest second address translation table at that time is influenced by the interruption.

Therefore, in the embodiment, at the start of the preparation processing of the first address translation table which is performed when the memory card is actuated, the determination and recovery are performed only once.

ADVANTAGES

Firstly, a nonvolatile storage device in which data can be written through the translation of logical addresses into physical addresses can be provided, and a control method thereof can be provided.

Further, a memory card such as an ATA card, SSFDC, etc. in which data storage locations can be designated in the same way as in hard disks and floppy disks can be provided, and a control method thereof can be provided.

Secondly, a nonvolatile storage device can be provided in which, when the operation of writing data through the translation of logical addresses into physical addresses is interrupted, the management information of the data can be recovered, and a control method thereof can be provided.

Thirdly, a nonvolatile storage device which is provided with a flash EEPROM and a RAM can be provided, in which a translation table for translating logical addresses required to read and write data into physical addresses in the flash EEPROM is divided and stored in the flash EEPROM and the RAM, and in which, based on the translation table stored in the flash EEPROM, the translation table is prepared in the RAM, and a control method thereof can be provided.

Fourthly, by using an information recording medium recording the program realizing the control, the medium is made to be easily distributed and sold separately from the nonvolatile storage device. When the program recorded in an information recording medium of the present invention is executed on nonvolatile storage devices, a nonvolatile storage device according to the above inventions and a control method of the nonvolatile storage device according to the above invention can be fulfilled, and in the same way the above result can be obtained.

16

What is claimed is:

1. A nonvolatile storage device, comprising:

- (a) a first storage device that stores data and management information for making a logical address correspond to a physical address of a location of an area storing the data;
 - (b) a request receiving device that receives a request for writing data at a location indicated by a logical address;
 - (c) an information obtaining device that obtains a physical address corresponding to the logical address received by said request receiving device through the management information stored in said first storage device and that obtains first management information storing management information to control the physical address when the location indicated by a first physical address is used and second management information storing the management information to control a second physical address of a location which is not yet used;
 - (d) an area obtaining device that obtains, from said first storage device, an area which is not yet used as an area to store third management information and fourth management information;
 - (e) a second storage device that replaces the first physical address contained in the first management information obtained by said information obtaining device with the second physical address and that stores management information made to correspond to the area storing the fourth management information obtained by said area obtaining device in the area storing the third management information obtained by said area obtaining device; and
 - (f) a third information storage device that replaces the second physical address contained in the second management information obtained by said information obtaining device with the first physical address and that stores the second physical address in the area storing the fourth management information obtained by said area obtaining device.
2. The nonvolatile storage device as claimed in claim 1, further comprising:
- (g) a writing determining device that determines whether the fourth management information to be stored by said third storage device is stored in the area storing the fourth management information made to correspond to the third management information stored by said second storage device; and
 - (h) an information recovery device that replaces the second physical address contained in the second management information with the first physical address based on the first management information and the second management information to be stored in said first storage device when said writing determining device determines that no fourth management information is stored and that recovers the fourth management information by storing the second physical address in the area made to correspond to the third management information stored by said second storage device.
3. The nonvolatile storage device as claimed in claim 1, said first storage device comprising a nonvolatile storage device or a combination of the nonvolatile storage device and a volatile storage device.
4. A control method of a nonvolatile storage device provided with a storage device storing data and management information to make a logical address correspond to a physical address of a location of an area storing the data, said control method comprising:

17

- (a) a request receiving step for receiving a request for writing data at a location shown by a logical address;
 - (b) a before-writing information obtaining step for obtaining, a physical address corresponding to the logical address received in said request receiving step through the management information stored in said storage device and for obtaining first management information storing management information to control the physical address when the location shown by a first physical address is used and second management information storing the management information to control a second physical address of a location which is not yet used;
 - (c) a new-area obtaining step for obtaining, from said storage device, an area which is not yet used as an area to store third management information and fourth management information;
 - (d) a third management information storage step for replacing the first physical address contained in the first management information obtained in said before-writing information obtaining step with the second physical address and for storing management information made to correspond to the area storing the fourth management information obtained in said new-area obtaining step in the area storing the third management information obtained in said new-area obtaining step; and
 - (e) a fourth management information storage step for replacing the second physical address contained in the second management information obtained by said before-writing information obtaining step with the first physical address and for storing the second physical address in the area storing the fourth management information obtained in said new-area obtaining step.
5. The control method of a nonvolatile storage device as claimed in claim 4, further comprising:
- (f) a writing determining step for determining whether the fourth management information to be stored in said fourth management information storage step is stored in the area to store the fourth management information made to correspond to the third management information stored in said third management information storage step; and
 - (g) a fourth management information recovery step for replacing the second physical address contained in the second management information with the first physical address based on the first management information and the second management information stored in said storage device when said writing determining step determines that no fourth management information is stored and for recovering the fourth management information by storing the first physical address in the area made to correspond to the third management information stored in said third management information storage step.
6. An information recording medium in which is recorded a program for controlling a nonvolatile storage device provided with a storage device storing data and management information to make a logical address correspond to a

18

physical address of a location of an area storing the data, the program comprising:

- (a) a request receiving step for receiving a request for writing data at a location shown by a logical address;
 - (b) a before-writing information obtaining step for obtaining a physical address corresponding to the logical address received in said request receiving step through the management information stored in said storage device and for obtaining first management information storing management information to control the physical address when the location shown by a first physical address is used and second management information storing the management information to control a second physical address of a location which is not yet used;
 - (c) a new-area obtaining step for obtaining, from said storage device, an area which is not yet used as an area to store third management information and fourth management information;
 - (d) a third management information storage step for replacing the first physical address contained in the first management information obtained in said before-writing information obtaining step with the second physical address and for storing management information made to correspond to the area storing the fourth management information obtained in said new-area obtaining step in the area storing the third management information obtained in said new-area obtaining step; and
 - (e) a fourth management information storage step for replacing the second physical address contained in the second management information obtained in said before-writing information obtaining step with the first physical address and for storing the first physical address in the area storing the fourth management information obtained in said new-area obtaining step.
7. The information recording medium recording a program controlling a nonvolatile storage device as claimed in claim 6, the program further comprising:
- (f) a writing determining step for determining whether the fourth management information to be stored in said fourth management information storage step is stored in the area storing the fourth management information made to correspond to the third management information stored in said third management information storage step; and
 - (g) a fourth management information recovery step for replacing the second physical address contained in the second management information with the first physical address based on the first management information and the second management information stored in said storage device when said writing determining step determines that no fourth management information is stored and for recovering the fourth management information by storing the first physical address in the area made to correspond to the third management information stored in said third management information storage step.

* * * * *